

PCT

WELTORGANISATION FÜR GEISTIGES EIGENTUM
Internationales Büro



INTERNATIONALE ANMELDUNG VERÖFFENTLICHT NACH DEM VERTRAG ÜBER DIE
INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT)

(51) Internationale Patentklassifikation 6 : G06F 13/00		A2	(11) Internationale Veröffentlichungsnummer: WO 98/35294
			(43) Internationales Veröffentlichungsdatum: 13. August 1998 (13.08.98)
(21) Internationales Aktenzeichen: PCT/DE98/00456		(81) Bestimmungsstaaten: AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, CA, CH, CN, CU, CZ, DE, DK, EE, ES, FI, GB, GE, GH, GM, GW, HU, ID, IL, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MD, MG, MK, MN, MW, MX, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, UA, UG, US, UZ, VN, YU, ZW, ARIPO Patent (GH, GM, KE, LS, MW, SD, SZ, UG, ZW), eurasisches Patent (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), europäisches Patent (AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), OAPI Patent (BF, BJ, CF, CG, CI, CM, GA, GN, ML, MR, NE, SN, TD, TG).	
(22) Internationales Anmeldedatum: 11. Februar 1998 (11.02.98)			
(30) Prioritätsdaten: 197 04 742.4 11. Februar 1997 (11.02.97) DE			
(71) Anmelder (für alle Bestimmungsstaaten ausser US): PACT INFORMATIONSTECHNOLOGIE GMBH [DE/DE]; Thelemannstrasse 15, D-81545 München (DE).			
(72) Erfinder; und (75) Erfinder/Anmelder (nur für US): VORBACH, Martin [DE/DE]; Hagebuttenweg 36, D-76149 Karlsruhe (DE). MÜNCH, Robert [DE/DE]; Hagebuttenweg 36, D-76149 Karlsruhe (DE).			
(74) Anwalt: ZAHN, Roland; Im Speitel 102, D-76229 Karlsruhe (DE).		Veröffentlicht Ohne internationalen Recherchenbericht und erneut zu veröffentlichen nach Erhalt des Berichts.	

(54) Title: INTERNAL BUS SYSTEM FOR DFPS, BUILDING BLOCKS WITH TWO DIMENSIONAL OR MULTIDIMENSIONAL PROGRAMMABLE CELL STRUCTURES TO HANDLE LARGE AMOUNTS OF DATA INVOLVING HIGH NETWORKING REQUIREMENTS

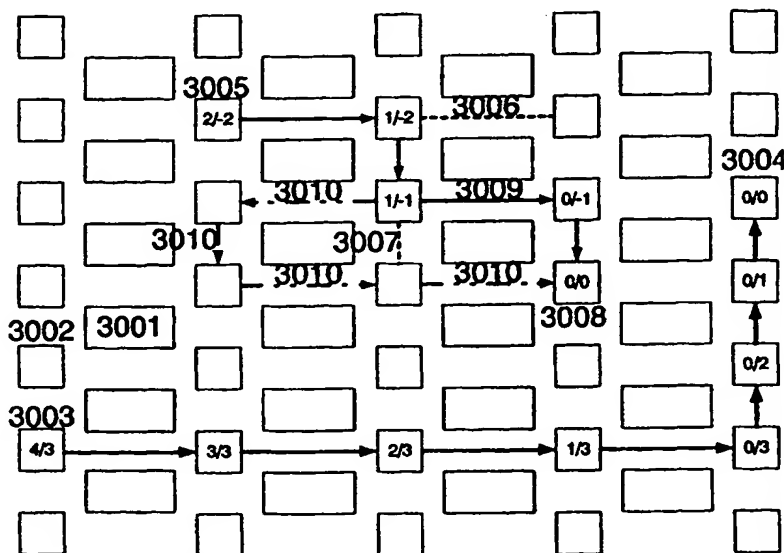
(54) Bezeichnung: INTERNES BUSSYSTEM FÜR DFPS, SOWIE BAUSTEINE MIT ZWEI- ODER MEHRDIMENSIONALEN PROGRAMMIERBAREN ZELLSTRUKTUREN, ZUR BEWÄLTIGUNG GROSSER DATENMENGEN MIT HOHEM VERNETZUNGSAUFWAND

(57) Abstract

The invention relates to a bus system for DFPS DE 16 88 A1 and to building blocks with two dimensional or multidimensional programmable cell structures (of type FPGA, DPGA or the like), characterized in that a) the bus system comprises a plurality of electrically independent bus segments disconnected by nodes, b) the nodes actively connect or disconnect bus segments, whereby b1) several bus segments are joined and connected by gates to a bus bar located inside the node or b2) connection occurs directly via circuitry elements, drivers and/or registers, c) each node has a routing table where information on the structure of the connection is stored, d) each node has a monitoring unit, which verifies independently if a connection can be established or not.

(57) Zusammenfassung

Ein Bussystem für DFPS gemäß DE 44 16 881 A1, sowie Bausteine mit zwei- oder mehrdimensionaler programmierbarer Zellstruktur (der Gattungen FPGA, DPGA, o.dgl.) ist dadurch gekennzeichnet, daß a) das Bussystem aus einer Vielzahl voneinander elektrisch unabhängiger Bussegmente besteht, die über Knoten getrennt sind, b) die Knoten Bussegmente aktiv zusammenfügen oder trennen, wobei b1) entweder zum Zusammenfügen mehrere Bussegmente über Tore auf eine, sich innerhalb des Knoten befindende Sammelschienen zusammengeschaltet werden, oder b2) die Zusammenfügung direkt über Schaltelemente, Treiber und/oder Register erfolgt, c) jeder Knoten eine Routingtabelle besitzt, in der die Informationen über den Aufbau der Verbindungen gespeichert sind, d) jeder Knoten eine Überwachungseinheit besitzt, die selbständig prüft, ob eine Verbindung aufgebaut werden kann oder nicht.



LEDIGLICH ZUR INFORMATION

Codes zur Identifizierung von PCT-Vertragsstaaten auf den Kopfbögen der Schriften, die internationale Anmeldungen gemäss dem PCT veröffentlichen.

AL	Albanien	ES	Spanien	LS	Lesotho	SI	Slowenien
AM	Armenien	FI	Finnland	LT	Litauen	SK	Slowakei
AT	Österreich	FR	Frankreich	LU	Luxemburg	SN	Senegal
AU	Australien	GA	Gabun	LV	Lettland	SZ	Swasiland
AZ	Aserbaidtschan	GB	Vereinigtes Königreich	MC	Monaco	TD	Tschad
BA	Bosnien-Herzegowina	GE	Georgien	MD	Republik Moldau	TG	Togo
BB	Barbados	GH	Ghana	MG	Madagaskar	TJ	Tadschikistan
BE	Belgien	GN	Guinea	MK	Die ehemalige jugoslawische Republik Mazedonien	TM	Turkmenistan
BF	Burkina Faso	GR	Griechenland			TR	Türkei
BG	Bulgarien	HU	Ungarn	ML	Mali	TT	Trinidad und Tobago
BJ	Benin	IE	Irland	MN	Mongolei	UA	Ukraine
BR	Brasilien	IL	Israel	MR	Mauritanien	UG	Uganda
BY	Belarus	IS	Island	MW	Malawi	US	Vereinigte Staaten von Amerika
CA	Kanada	IT	Italien	MX	Mexiko		
CF	Zentralafrikanische Republik	JP	Japan	NE	Niger	UZ	Usbekistan
CG	Kongo	KE	Kenia	NL	Niederlande	VN	Vietnam
CH	Schweiz	KG	Kirgisistan	NO	Norwegen	YU	Jugoslawien
CI	Côte d'Ivoire	KP	Demokratische Volksrepublik Korea	NZ	Neuseeland	ZW	Zimbabwe
CM	Kamerun			PL	Polen		
CN	China	KR	Republik Korea	PT	Portugal		
CU	Kuba	KZ	Kasachstan	RO	Rumänien		
CZ	Tschechische Republik	LC	St. Lucia	RU	Russische Föderation		
DE	Deutschland	LI	Liechtenstein	SD	Sudan		
DK	Dänemark	LK	Sri Lanka	SE	Schweden		
EE	Estland	LR	Liberia	SG	Singapur		

Internes Bussystem für DFPs, sowie Bausteinen mit zwei- oder mehrdimensionalen programmierbaren Zellstrukturen, zur Bewältigung großer Datenmengen mit hohem Vernetzungsaufwand.

Hintergrund der Erfindung

Stand der Technik

... in Systemen mit zwei- oder mehrdimensionalen programmierbaren Zellstrukturen (FPGAs, DPGAs)

In FPGAs und DPGAs befinden sich interne Bussysteme, die entweder global Anschluß an alle oder eine große Menge von Logikzellen haben oder eine lokale NextNeighbour-Verbindung aufweisen. Beiden Arten ist gemeinsam, daß es sich um direkte Verbindungen zwischen zwei oder mehreren Logikzellen handelt. Weiterhin kann immer genau ein Signal den Bus benutzen, es sei denn, daß eine Multiplexerstruktur in eine Mehrzahl von Logikzellen zusammen mit einer Steuerung konfiguriert wird.

... in DFP-basierenden Systemen

In DFP-basierenden Systemen, nach DE 44 16 881 existieren die selben bereits beschriebenen Bussysteme. Zusätzlich existiert die Möglichkeit ein Bussystem zu trennen, so daß mehrere getrennt nutzbare Teilbusse entstehen.

... in IO-Bussysteme nach DE 196 54 595.1-53

In DE 196 54 595.1-53 wird ein IO-Bussystem beschrieben, das eine Vielzahl Bausteininterner Bussysteme, wobei ein Baustein ein FPGA, DPGA, DFP oder ähnlicher sein kann, zusammenfaßt und

aus dem Baustein herausführt. Dabei können Speicherbaugruppen oder Peripherie oder weitere Bausteine oben genannter Gattung angesteuert werden. Es existiert nur ein Adressregister, bzw. ein Adresszähler um die externen Adressen zu generieren.

Probleme

Die üblichen Bussysteme sind nicht dazu geeignet große Datenmengen in Form von byteweise oder anders gruppierten Signalen zu übertragen. Besonders wenn die Bausteine zur Berechnung von Algorithmen verwendet werden ist es erforderlich, daß eine Vielzahl von Daten(paketen) gleichzeitig zwischen den einzelnen konfigurierten Funktionsbereichen eines Bausteines übertragen werden. In der üblichen Technik muß für jeden Datenpfad, das ist die Verbindung (der Bus) zweier (oder mehrerer) Funktionsblöcke, die dieselben Daten erhalten, eine direkte Punkt zu Punkt Verbindung aufgebaut werden, die dann ausschließlich den Datenverkehr zwischen eben diesen Funktionsblöcken regelt. Es kann sich immer genau ein Datenpaket auf dem Bus befinden. Der Vernetzungsaufwand wird extrem hoch. Die Geschwindigkeit der heutigen internen Busse wird begrenzt durch die maximale Busbreite und die Laufzeit der Signale auf dem Bus.

Beim in DE 196 54 595.1-53 beschriebenen IO-Bus kann pro IO-Zelle nur eine Art von Busverbindung aufgebaut werden, nämlich ausschließlich die in dem Adressregister programmierte. Es besteht keine Möglichkeit auf verschiedene Datentypen oder Datensender zu reagieren und diese mit verschiedenen externen Bausteinen zu verbinden.

Verbesserung durch die Erfindung, Aufgabe

Ziel der Erfindung ist es, ein Bussystem zu schaffen, das Daten zwischen einer Vielzahl von Funktionsblöcken übertragen kann, wobei sich mehrere Datenpakete gleichzeitig auf dem Bus befinden können. Dabei erkennt das Bussystem für verschiedene Datentypen oder Datensender automatisch die richtige Verbindung und baut diese auf.

Die Einzelheiten und besondere Ausgestaltungen, sowie Merkmale des erfindungsgemäßen Bussystems sind Gegenstand der Patentansprüche.

Beschreibung der Erfindung

Übersicht über die Erfindung, Abstrakt

Beschrieben wird ein Bussystem, das horizontal, vertikal, diagonal oder in jeder beliebigen Lage auf einem Baustein integriert werden kann.

Das Bussystem ist in eine Vielzahl von Segmenten unterteilt, wobei die Trennung der Segmente durch eine Bussteuerschaltung erfolgt. Diese Bussteuerschaltung wird Knoten genannt.

Gleichzeitig übernimmt der Knoten das Routen, also das Steuern der Flußrichtung der Daten. Logikzellen oder PAE-Zellen nach DE 196 51 075.9-53 sind an die Knoten angeschlossen, sie senden und empfangen ihre Daten über die Knoten, wobei jedem Datenpaket eine Zieladresse mitgegeben werden kann. Ebenfalls ist das Bussystem in der Lage über LookUp-Tabellen, im Folgende Routingtabellen genannt, Zieladressen zu generieren,

hierzu kann vor allem das in DE 196 54 846.2-53 beschriebene Verfahren dienen. Die Bussysteme sind besonders zu einem direkten Anschluß an die in DE 196 54 595.1-53 beschriebenen INPUT-/OUTPUT-CELLs geeignet. Das Auf- und Abbauen von Verbindungen, sowie die Synchronisation der Daten erfolgt automatisch. Schlägt ein Aufbau fehl, da das benötigte Bussegment momentan belegt ist, wird der Aufbau zu einem späteren Zeitpunkt wiederholt. Anhand unterschiedlicher Datentypen oder Datensender können automatisch unterschiedliche Verbindungen aufgebaut werden.

Detailbeschreibung der Erfindung

Das Bussystem

Auf einem Baustein befinden sich eine Vielzahl von Bussen, die horizontal, vertikal, diagonal oder in jeder beliebigen Lage auf dem Baustein angeordnet sind. Dabei sind die einzelnen Busse nicht durchgehend von einer Bausteinkante zur anderen, sondern sie sind in eine Mehrzahl von Bussegmenten unterteilt. Die Bussegmente werden durch die nachfolgend beschriebenen Knoten getrennt. Jedes Bussegment ist unabhängig von den anderen nutzbar und verschaltbar, wobei die Verschaltung von den Knoten übernommen wird. Auf dem Bussystem ist kann ein eigenes Protokoll implementiert sein, das von den Knoten verwaltet wird; ebenfalls ist denkbar, daß das Protokoll von den Zellen, die den Bus benutzen, verwaltet wird und die Knoten nur passive Schalter sind.

Der Knoten

Ein Knoten dient der Verschaltung der einzelnen Bussegmente miteinander. Ebenfalls wird das Aufschalten der Zellen auf die Bussegmente von den Knoten übernommen.

In einem Knoten sind die Bussegmente aller Richtungen zusammengeführt, das bedeutet,

- in einem zweidimensionalen System werden die Busse aus 4 Richtungen Norden (N), Süden (S), Osten (E), Westen (W) auf den Knoten geführt.
- in einem dreidimensionalen System werden die Busse aus 6 Richtungen Norden (N), Süden (S), Osten (E), Westen (W), Oben (T), Unten (B) auf den Knoten geführt.
- in einem n-dimensionalen System werden die Busse aus n-Richtungen (je Dimension existiert ein Richtungsvektor dessen Richtung durch das Vorzeichen bestimmt wird \Rightarrow pro Dimension existieren zwei Richtungen, die durch das Vorzeichen des Richtungsvektors unterschieden werden) auf den Knoten geführt.

Knoten Typ A

Innerhalb des Knotens befindet sich ein Bussystem, auf das die externen Busse aufgeschaltet werden und das somit aus mehreren Sammelschienen besteht. Ein externer erster Bus wird über ein Tor auf eine Sammelschiene aufgeschaltet. Über ein weiteres Tor wird die Sammelschiene auf den externen zweiten Bus aufgeschaltet. Um Broadcasting, das Versenden von Daten an mehrere Empfänger, zu ermöglichen, können auch mehrere "zweite" Busse auf das interne Bussystem geschaltet werden.

Die Tore können dabei als rein passive Schalter, als Bustreiber oder als Register/Latch ausgestaltet sein.

Weiterhin hat der Knoten Zugriff auf eine (oder mehrere) mit ihm verbundene(n) konfigurierbaren Elemente (Zellen). Diese verbindet er gegebenenfalls mit einem oder mehreren der angrenzenden Bussegmente.

Knoten Typ B

Im Gegensatz zum Knoten Typ A existiert kein internes Bussystem. Der Knoten besteht aus n konfigurierbaren Schaltern, die jedes angrenzende Segment mit jedem anderen angrenzenden Segment verbinden können. Beispielsweise gilt bei 2-dimensionalen Strukturen n=6.

N	Verbindung
1	O-W/W-O
2	N-S/S-N
3	N-O/O-N
4	O-S/S-O
5	S-W/W-S
6	W-N/N-W

(N=Nord, O=Ost, S=Süd, W=West).

Ein Schalter kann unidirektional oder bidirektional ausgestaltet sein, dabei kann er ein Register oder Latch zur Speicherung der Daten enthalten.

Das "gewöhnliche" Routingverfahren

Eine Verbindung wird initiiert von einem Datensender (DS) --- dies ist ein konfigurierbares Element (Logikzelle, Buszelle (auch Externe gemäß DE 196 54 595.1-53)) ---, der eine Verbindung zu einem Datenempfänger (DE) --- der ebenfalls aus einem konfigurierbaren Element besteht --- benötigt. Hierzu teilt der DS dem Knoten seine Busanforderung mit. Der erste Knoten direkt nach einem Datensender wird Initiator-Knoten genannt. Der entnimmt, wie nachfolgend beschrieben, einer internen Tabelle die Adresse des nächsten für den Datentransfers benötigten Knotens.

Sofern der Knoten in der Lage ist, das erste benötigte Bussegment anzusprechen --- das ist immer dann möglich, wenn das Bussegment **UND** eine interne Sammelschiene des Knoten frei ist --- baut er die Verbindung auf, ansonsten weist er die Anforderung des DS zurück und der DS versucht den Zugriff zu einem späteren Zeitpunkt noch einmal, oder wartet und hält die Zugriffsanforderung weiter aufrecht, bis der Knoten sie akzeptiert.

Jeder nachfolgende Knoten entnimmt wiederum die Adresse des nächsten Knotens aus seiner internen Tabelle und setzt den Aufbau der Verbindung fort. Ist der Knoten nicht in der Lage den Aufbau der Verbindung durchzuführen (entweder ist das benötigte Bussegment besetzt oder die Sammelschiene des Knotens ist nicht frei), so kann er entweder in einen Wartezustand springen, oder den Aufbau unterbrechen und einen Fehler an den Initiator-Knoten zurückmelden.

Erst wenn eine Verbindung komplett aufgebaut ist, werden die Datenpakete übertragen und der Sender erhält die Quittierungssignale für den Datenaustausch (vgl. rACK in DE 196 51 075.9-53). Dadurch wird der Datentransfer automatisch mit den Datensendern synchronisiert. Schlägt der Verbindungsaufbau fehl und muß er zu einem späteren Zeitpunkt wiederholt werden, erhält der Datensender kein Quittierungssignal, somit gehen keine Daten verloren.

Ist die Verbindung komplett aufgebaut, bleibt sie so lange quasi-permanent (das bedeutet, sie erscheint dem DS und DE wie eine direkte Verbindung) stehen, bis der DS die Verbindung durch eine Meldung an den Initiator-Knoten wieder auflöst. Es ist denkbar ein Timeout-Verfahren zu implementieren, das eine stehende Verbindung nach einer gewissen Zeit unterbricht, ins besondere dann, wenn längere Zeit kein Datentransfer stattgefunden hat, um die Bussegmente für andere Verbindungen freizugeben.

Das erweiterte Routingverfahren

Beim bisher beschriebenen Verbindungsaufbau befinden sich die Adressen nur während der Aufbauphase auf dem Bus. Während der Datenübertragung werden die Adressen nicht mehr übertragen. Beim Verfahren des erweiterten Verbindungsaufbaus laufen die Adressen ständig auf separaten Leitungen mit den Daten mit. Dabei existieren zwei Adressierungsschemata:

1. Raumkoordinaten

Als Adressen werden die Raumkoordinaten des Ziels angegeben. Die Raumkoordinaten sind von der gewählten Dimension des Systems abhängig. Beispielsweise benutzt ein 3-dimensionales System die Koordinaten X/Y/Z und ein 2-dimensionales X/Y. Prinzipiell ist das Verfahren auf ein beliebig dimensionales System anwendbar. Jeder Koordinate ist ein Richtungsvektor zugeordnet, der angibt, ob sich die Daten/der Verbindungsaufbau in positiver oder negativer Richtung bewegen/bewegt.

Die Daten bewegen sich vom Ursprungsknoten in eine der eingestellten Richtungen. Dabei wird die entsprechende Richtungsordinate beim Durchlauf eines Knotens so modifiziert, daß

- bei Bewegung in positiver Richtung 1 subtrahiert wird
- bei Bewegung in negativer Richtung 1 addiert wird

Die Zielachse ist erreicht, wenn die Koordinate 0 ist, der Zielknoten ist erreicht, wenn alle Koordinaten 0 sind.

Es ist implementierungsabhängig, ob ein zweier-Komplement generiert wird und eine Koordinate als negative Zahl dargestellt wird (auf die aufaddiert wird) oder ob von einer positiven Zahl subtrahiert wird. Ebenfalls kann auf eine positive Zahl so lange aufaddiert werden, bis ein Überlauf generiert wird, der die Zielposition kennzeichnet.

Es gibt zwei sinnvolle Strategien die Laufrichtung der Daten festzulegen:

a. Statisches Verfahren: Die Daten laufen immer in dieselbe Richtung, d.h. es wird versucht immer die Richtung beizubehalten, so lange, bis ein Richtungswechsel unbedingt erforderlich ist. Ein Richtungswechsel ist erforderlich, wenn die aktuelle Richtungskordinate gleich null ist, d.h. deren Zielposition erreicht wird.

Wird die Zielposition einer Koordinate erreicht, werden die Daten in Richtung der Koordinaten bewegt, die ungleich 0 sind. Sind alle Koordinaten gleich null, ist der Zielknoten der Daten erreicht.

b. Dynamisches Verfahren. Die Daten werden beliebig in eine der möglichen Richtungen bewegt, wobei die Bewegung immer in die vom Richtungsvektor vorgegebene Richtung erfolgt. Dabei bedeutet eine beliebige Bewegung, daß die Daten immer zu dem Knoten weitergeleitet werden, zu dem am wenigsten Verkehr herrscht. Es wird also versucht immer den Weg der geringsten Kollisionen und Blockaden zu gehen. Dadurch kann das Verfahren u.U. schneller und bei großen Systemen geeigneter sein.

2. Adress-Lookup

Werden Lookup-Adressen übertragen, wird der jeweils nächste Knoten in jedem Knoten neu bestimmt. Dies geschieht indem in den nachfolgend beschriebenen Routingtabellen der Eintrag der Lookup-Adresse ausgelesen wird und so die Daten für das nächste Ziel festgelegt werden. Dieses Ablauf ist gleich wie im "gewöhnlichen" Routing-Verfahren.

Der Vorteil der Raumkoordinaten liegt darin, daß kein Lookup in einer Tabelle benötigt wird und somit weniger Verwaltungsaufwand anfällt.

Der Vorteil des Adress-Lookup liegt in seiner Flexibilität und der genauen Vorhersagbarkeit der Verbindung.

Teilweise kann es sinnvoll beide Verfahren miteinander zu mischen. Dazu müssen beide Adressen (Raumkoordinaten und Lookup-Adressen) gleichzeitig übertragen werden.

Sind die Raumkoordinaten nicht null, werden die Daten anhand der Raumkoordinaten übertragen. Sobald die Raumkoordinaten null erreichen, wird in der aktuellen Routingtabelle ein Lookup an Stelle der Lookup-Adresse durchgeführt.

Dadurch ist flexibel einstellbar über welchen Segmenten die Daten per Lookup-Verfahren oder Raumkoordinaten-Verfahren übertragen werden.

Die Buszustände des erweiterten Routingverfahrens

1. Quasi-permanent

Eine Verbindung kann ähnlich zum "gewöhnlichen"

Routingverfahren quasi-permanent aufgebaut werden. Dabei wird jeder Knoten, den ein erstes Datum durchläuft permanent gemäß den Adressen die die diesem Datum zugeordnet sind freigeschaltet. Die Freischaltung bleibt für alle nachfolgenden Daten so lange aufrechterhalten, bis ein Abbruch der Verbindung durchgeführt wird. Obwohl ein derartiger Aufbau im erweiterten Routingverfahren nicht zwingend notwendig ist, bietet er zwei Vorteile:

i. Die Durchlaufzeit der Daten wird erheblich verringert.

ii. Zeitverluste durch Arbitrierung werden vermieden.

2. Registered

Dies ist der normale Buszustand. Eingehende Daten werden zunächst in einem Register zwischengespeichert. Beim Schreiben in das Register, wird ein Quittierungssignal an den sendenden Knoten geschickt. Daten werden nur in das Register geschrieben, wenn dieses leer ist, d.h. entweder vorher keine Daten in das Register geschrieben wurden oder die vorher geschriebenen Daten bereits weiterübertragen sind. Ist das Register nicht leer, wird so lange gewartet und kein Quittierungssignal erzeugt, bis das Register leer ist. Die Register werden arbitriert und das Register mit der momentan höchsten Priorität wird übertragen. Die Arbitrierung und Übertragung findet zyklisch mit jedem Takt statt. Diese Methode eignet sich vor allem für Übertragungskanäle auf denen Daten vieler verschiedener Quellen zeitunkritisch übertragen werden müssen. Diese Methode wird quellenoptimiert genannt.

3. Segmentiert

Ein segmentierter Übertragungskanal besteht aus quasi-permanenten und register-orientierten Knoten. Dabei ist der Übertragungskanal stellenweise geschwindigkeitsoptimiert quasipermanent und an anderen Stellen quellenoptimiert ausgestaltet.

Die Routingtabellen

Grundbaustein eines Knotens ist eine Routing-Tabelle, ähnlich der in DE 196 54 846.2-53 beschriebenen Switching-Tabellen.

Der mögliche Aufbau einer solchen Tabelle ist wird anhand eines Ausführungsbeispiels beschrieben:

Tor				EALU				Bus		Eintrag Position in Zieltabel le	Laufzeit	Aufbauzeit
1	2	3	4	O	O	R	R	1	0	a..0	b..0	c..0
				1	2	1	2					

Jede Zeile stellt eine gültige Verbindung dar. Dabei können mehrere Verbindungen gleichzeitig aktiv sein, maximal so viel Verbindungen, wie freie interne Sammelschienen und freie externe Bussegmente existieren. Eine nachfolgend beschriebene Überwachungslogik übernimmt die Prüfung, ob eine neu ausgewählte Verbindung aufgebaut werden kann.

Jede Zeile wird über ihre binäre Adresse angesprochen und ausgewählt. Weiterhin gibt es Sonderzeilen, die keine binäre Adresse besitzen, sondern über Triggersignale oder Zustandssignalen selektiert werden. Zu diesen Signalen gehören (vgl. DE 196 51 075.9-53)

- rRDYl, rRDYh
- oACKl, oACK2

Hierbei werden Busverbindungen zu den Datenempfängern (rRDY) automatisch immer dann aufgebaut, wenn die Datensender-Zelle gültige Ergebnisse besitzt. Bei den Signalen oACK ist der Empfänger-/Senderablauf vertauscht. Der Datenempfänger baut die Verbindung zu seinem Datensender auf, sobald der Datenempfänger seine Operanden abgearbeitet hat und in der Lage ist neue Operanden zu verarbeiten.

In den Spalten *Tor* werden die für die jeweilige Verbindung aktiven Tore eingetragen, dabei ist es möglich, daß nur ein Tor markiert ist und in den Spalten *EALU* eine Verbindung zu einem konfigurierbaren Element (einer oder mehrerer Zellen) zum Beispiel zu einem R-REG oder O-REG (vgl. DE 196 51 075.9-53) gewählt wird.

In der Spalte *Bus* wird die für diese Verbindung verwendete interne Sammelschiene ausgewählt, dabei ist der Wert binär, so daß in der beschriebenen Tabelle insgesamt 4 interne Sammelschienen benutzt werden können. Die Auswahl der internen Sammelschienen kann auch entfallen, in dem ein Prioritätsdekoder die erste freie Sammelschiene erkennt und diese automatisch zuteilt.

In der Spalte *Eintrag Position in Zieltabelle* wird die Adresse der Zeile der Tabelle angegeben, die den Knoten steuert, zu dem Verbindung aufgenommen wird. An dieser Adresse stehen die für die aktuelle Verbindung benötigten Routinginformationen im nächsten Knoten.

Die Spalte *Laufzeit* ist optional. Darin kann die erwartete Signallaufzeit vom DS zum DE angegeben werden. Diese Information kann für Berechnungen des Datendurchsatzes oder zur Generierung eines Timeout verwendet werden.

Die Spalte *Aufbauzeit* ist optional. Darin kann die maximale Zeit zum Aufbauen der Verbindung zum nächsten Knoten (oder der gesamten Verbindung vom DS zum DE) angegeben werden. Wird diese Zeit überschritten kann über einen Timeout der Verbindungsaufbau abgebrochen werden und die Bussegmente und Knoten werden für andere Verbindungen frei. Zu einem späteren Zeitpunkt versucht der DS erneut die Verbindung herzustellen.

Die Einträge in der Routingtabelle können gemäß bekannten Verfahren (DE 196 51 075.9-53, DE 196 54 846.2-53) von einer Ladelogik konfiguriert und umkonfiguriert werden.

Wird das "erweiterte" Routingverfahren verwendet, müssen die *Raumkoordinaten* den Routingtabellen hinzugefügt werden. Ebenfalls wird eine *Prioritätskennung* erwartet.

Die *Prioritätskennung* gibt Auskunft, wie relevant ein Kanal für die Leistung eines Bausteines ist. Ist die Prioritätskennung sehr hoch, steigt die Relevanz des Kanales. Dabei kann die Kennung auf drei Arten ausgelegt werden:

1. Timeout

Die Kennung gibt an, nach wievielen ungenutzten Taktzyklen der Kanal abgerissen werden soll, also nach wievielen Zyklen eine DISCONNECT generiert wird.

2. Paket-Größe

Die Kennung gibt an, nach wievielen Datenpaketen ein DISCONNECT generiert wird.

3. Takt-Zyklen

Die Kennung gibt an, nach wievielen Taktzyklen ein DISCONNECT generiert wird.

Dabei kann fest eine der 3 möglichen Arten implementiert werden, oder mittels einer zusätzlichen Angabe eine Art ausgewählt werden.

Die Prioritätsart (*Prioart* in der nachstehenden Tabelle) wird in der nachfolgenden beispielsweise aufgeführten Routingtabelle wie folgt ausgewertet:

Bit-Kombination	Prioritätsart
00	Timeout
01	Paket-Größe
10	Takt-Zyklen
11	permanent

Permanent kann auch dargestellt werden, indem ein Wert der *Prioritätskennung* fest als "permanent" vorgegeben ist. Dafür eignet sich für gewöhnlich besonders der Maximalwert der *Prioritätskennung* oder null.

Tor				EALU				Bus		Eintrag Position in Ziel- tabelle	Y/X Raum- koordinate und Richtungs- vektor	Prioritäts -kennung	Prio -art	
1	2	3	4	O	O	R	R	1	0	k..0	m..0	n..0	1	0
				1	2	1	2							

Der Arbiter

Der Routingtabelle vorgeschaltet ist ein Arbiter, die aus der Menge der Anfragen zum Verbindungsaufbau über die Routingtabelle einige Signale auswählt. Dabei ist es sinnvoll den Arbiter aus einem gewöhnlichen Priority-Logik und einem sogenannten Round-Robin-Arbiter nach dem Stand der Technik (erschaltet die höchste Priorität auf einer Zeitscheibe immer dem nächsten Signal zu, das bedeutet, das Signal, das momentan die höchste Priorität hat, wird als nächstes die Niederste besitzen und dann mit jedem Zugriff eine Höhere erhalten) aufzubauen. Dabei kann die Priority-Logik dazu dienen einigen

Signalen, wie zum Beispiel rACK, oRDY grundsätzlich eine besonders hohe --- oder besonders niedere --- Priorität zuzuordnen. Der Round-Robin-Arbiter sorgt dafür, daß ein angeforderter Verbindungsaufbau, der soeben nicht aufbaubar war, die niederste Priorität erhält und somit wartet, bis alle anderen Verbindungsanforderungen entweder aufgebaut oder überprüft wurden.

Die Zustandsmaschine (Steuerung)

Eine Zustandsmaschine steuert die internen Abläufe im Knoten. Dabei ist die Zustandsmaschine zweigeteilt:

- Die Steuerung des Knotens
- Die Steuerung des Bustransfers und der Synchronisation.

Dabei kann auf eine Zustandsmaschine ähnlich der in DE 196 51 075.9-53 beschriebenen zurückgegriffen werden.

Die Zustandsmaschine(n) sind gemäß dem Stand der Technik implementierbar und werden nicht näher beschrieben.

Die Überwachungseinheit

Eine Überwachungseinheit ist der Routingtabelle nachgeschaltet. Sie entnimmt die in eine adressierte Zeile eingetragenen Daten und überprüft ob der Verbindungsaufbau möglich ist.

Dabei werden vor allem folgende Punkte überprüft:

- Steht eine freie interne Sammelschiene zur Verfügung.
- Ist das angeforderte Tor frei.

- Ist das angeforderte externe Bussegment frei.

- a) Ist die Überprüfung positiv, wird das Signal ACCEPT generiert und an die Zustandsmaschinen, sowie die, den Verbindungsaufbau anfordernde Einheit, gesendet, um einen erfolgreichen Aufbau zu signalisieren.
- b) Ist die Überprüfung negativ, wird das Signal REJECT generiert und an die Zustandsmaschinen, sowie die, den Verbindungsaufbau anfordernde Einheit, gesendet, um einen fehlgeschlagenen Aufbau zu signalisieren. Auf dieses Signal kann der oben beschriebene Arbitrer reagieren und die Priorität dieser Anforderung auf die Niederste setzen.

Verbindungsabbau

Eine bestehende Verbindung kann durch verschiedene Kriterien wieder abgebaut werden. Zu den wichtigsten Kriterien zählen:

Timeout: Eine Verbindung wird abgebaut, da über eine längere Zeitspanne kein Datentransfer stattgefunden hat. Ein Timeout kann einfach über einen ladbaren Abwärtszähler implementiert werden. Der Zähler wird bei jedem übertragenen Datum neu mit einem festen Ausgangswert, der die Zeitspanne bis zum Timeout repräsentiert, geladen. Findet kein Datentransfer statt, zählt er mit jedem Bustakt um eins herunter. Kommt er bei null an, ist die maximale Zeitspanne abgelaufen und der Bus wird abgebaut.

Datenzähler: Ein ladbarer Zähler wird mit der zu übertragenden Anzahl von Daten geladen. Bei jedem Datentransfer zählt der

Zähler um eins herab. Kommt der Zähler bei null an, sind alle Daten übertragen und der Bus wird abgebaut.

Synchronisationssignale (vgl. DE 197 04 728.9, RECONFIG): Der Busabbau wird durch die Status- und/oder Synchronisationssignale der Zelle(n) gesteuert, die als Datensender auftreten. Zeigen die Zellen beispielsweise an, daß ihre Datenverarbeitung beendet ist oder daß sie umkonfiguriert werden können, wird der Bus abgebaut, da er nicht mehr benötigt wird. Zu diesen Signalen gehören auch rRDY, oACK.

Der Verbindungsabbau geht dabei so vonstatten, daß vom Initiator-Knoten aus ein Signal zum Abbauen der Verbindung gesendet wird. Jeder weitere Knoten sendet das empfangene Signal an seine(n) Partnerknoten weiter und löst die Verbindung sofort auf.

Im erweiterten Routingverfahren werden quasi-permanente Busse entweder durch das RECONFIG-Synchronisationssignal (vgl. DE 197 04 728.9) oder gemäß der Prioritätskennung abgebaut. Wird das Ende einer Verbindung gemäß der Prioritätskennung von einem Knoten festgestellt, wird von ihm das DISCONNECT-Signal zum Abbruch des Busses generiert und an alle anderen Knoten weitergeleitet. Die Knoten reagieren auf ein DISCONNECT wie auf ein RECONFIG.

Bei register-orientierten Knoten ist ein Verbindungsabbau nicht notwendig, da eine Verbindung dynamisch mit den eintreffenden Daten gemäß der zugeordneten Adressen aufgebaut wird. Nach dem Weiterleiten der Daten ist die Verbindung automatisch abgebaut und für andere Übertragungen frei.

Broadcasting

In DE 196 51 075.9-53 ist ein Bussystem beschrieben, das das Senden eines Datenpaketes an mehrere Empfänger erlaubt und ebenfalls eine Quittierung des Datentransfers ermöglicht. Dasselbe System kann bei dem hier beschriebenen Verfahren verwendet werden. Es ist ohne weiteres möglich, mehrere Tore auf eine Sammelschiene zu schalten. Dabei wird nur eine Zeile in der Routingtabelle verwendet. Die Adresse innerhalb der Zielroutingtabellen *Eintrag Position in Zieltabelle* muß dabei bei jeder der selektierten Routingtabellen zwangsläufig dieselbe sein.

Um dieses Problem zu umgehen, ist es möglich mehrere Einträge für als *Eintrag Position in Zieltabelle* zur Verfügung zu stellen. Beispielsweise könnte für jedes Tor ein separater *Eintrag Position in Zieltabelle* existieren. Damit ist jedem Tor eine Adresse innerhalb der Zielroutingtabelle zugeordnet.

Die Quittierung erfolgt genau wie in DE 196 51 075.9-53 beschrieben über Signalleitungen, die von Open-Kollektor-Treiber getrieben werden und mit einem Transistor abgeschlossen sind.

Um eine bessere Implementierbarkeit in existierende Chip-Technologien zu ermöglichen können Quittierungssignale in einem Knoten zunächst maskiert und danach logisch miteinander verknüpft werden. Die logische Verknüpfung wird an den nächsten Knoten weitergeleitet. Findet beispielsweise in allen

durchlaufenden Knoten eine logische UND-Verknüpfung der Quittierungssignale statt, ist das Resultat dasselbe, wie bei einer Open-Kollektor-Schaltung.

Ladelogik (PLU)

Eine Ladelogik im Sinne von DE 44 16 881 A1 ist an die Routingtabelle angeschlossen. Über diese kann die Routingtabelle --- äquivalent zu den Switchingtabellen aus DE 196 54 846.2-53 --- konfiguriert und umkonfiguriert werden. Die Routingtabellen können um eine Spalte erweitert werden, die benutzt wird um Rückmeldungen an die Ladelogik zu senden, wenn die in der betreffenden Zeile angegebene Verbindung auf- oder abgebaut wird. So kann in der Spalte angegeben werden, ob eine Rückmeldung an die PLU erfolgen soll, wenn die Verbindung auf- oder abgebaut wird, sowie welcher Art die Rückmeldung ist. Die Rückmeldung erfolgt gemäß DE 196 51 075.9-53 Figur 15, wobei statt des Latches 1504 ein Tor eingesetzt ist, das je nach Einstellung entweder beim Verbindungsaufbau oder -abbau durchschaltet und die Rückmeldung an die Transistoren (1502), die als Open-Kollektor-Treiber geschaltet sind ansteuern.

restliche Tabelle	PLU		
	Meldung bei Aufbau	Meldung bei Abbau	Binärer Wert der Rück- meldung
...	b	b	2 1 0

Kurzbeschreibung der Diagramme

Fig. 1 Zeigt einen zweisimensionalen Baustein mit Zellarray und Knoten.

Fig. 2 Zeigt einen Ausschnitt aus Fig. 1.

Fig. 3 Zeigt mehrere bestehende Busverbindungen und den Aufbau neuer Verbindungen.

Fig. 4 Zeigt den Aufbau neuer Busverbindungen.

Fig. 5 Zeigt den nächsten Schritt des Verbindungsaufbaus.

Fig. 6 Zeigt die Kollision zweier Busse.

Fig. 7 Zeigt den schrittweisen Verbindungsabbau nach einer Kollision.

Fig. 8 Zeigt den schrittweisen Verbindungsabbau nach einer Kollision.

Fig. 9 Zeigt den schrittweisen Verbindungsabbau nach einer Kollision.

Fig. 10 Zeigt den schrittweisen Verbindungsabbau nach einer Kollision.

Fig. 11 Zeigt den Neuaufbau der abgebauten Verbindung nach einer gewissen Zeitspanne.

Fig. 12 Zeigt die Fortsetzung von Fig. 6, wenn der Knoten mehr als eine Sammelschiene besitzt und somit keine Kollision stattfindet.

Fig. 13 Zeigt die Verbindung der Bussegmente mit den Sammelschienen eines Knotens.

Fig. 14 Zeigt den Datentransfer eines Verbindungsaufbaus. Die Unterfiguren zeigen den Zustand der Verbindung jeweils im Abständen von einem Buszyklus.

Fig. 15 Zeigt den Datentransfer eines Verbindungsabbaus. Die Unterfiguren zeigen den Zustand der Verbindung jeweils im Abständen von einem Buszyklus.

Fig. 16 zeigt die Steuereinheit eines Knotens.

Fig. 17 Zeigt das Broadcasting an mehrere Datenempfänger.

Fig. 18 zeigt eine gegenüber Figur 16 verbesserte Steuereinheit eines Knoten mit Kollisionsdetektoren.

Fig. 19 zeigt eine gegenüber Fig. 16 verbesserte Routingtabelle mit Ansteuerung der Fig. 18.

Fig. 20 zeigt die zu Fig. 18/19 passenden Sammelschienen.

Fig. 21 zeigt ein gegenüber Fig. 17 verbessertes Broadcasting an mehrere Knoten.

Fig. 22 zeigt die Ablaufsteuerung der Fig. 18-21.

Fig. 23 zeigt einen Busknoten gemäß dem erweiterten Routingverfahren.

Fig. 24 zeigt eine optimierte Variante von Fig. 23.

Fig. 25 zeigt ein Datenregister mit Synchronisationseinheit.

Fig. 26 zeigt einen Kollisionsdetektor nach dem erweiterten Routingverfahren.

Fig. 27 zeigt die Steuereinheit für Fig. 23-26.

Fig. 28 zeigt einen durchsatzsteigernden, kaskadierbaren Zusatz zu Fig. 27.

Fig. 29 zeigt die Steuerregister für Fig. 27 (2705).

Fig. 30 zeigt einen Busaufbau über relative Raumkoordinaten gemäß dem erweiterten Routingverfahren.

Fig. 31 zeigt einen Busaufbau über absolute Raumkoordinaten gemäß dem erweiterten Routingverfahren.

Fig. 32 zeigt die Verwaltung der Raumkoordinaten.

Fig. 33 zeigt einen segmentierten Busaufbau.

Detailbeschreibung der Diagramme

Figur 1 zeigt einen Baustein der Gattungen FPGA, DPGA, DFP (DE 44 16 881 A1). Der Baustein ist zweidimensional symmetrisch aus konfigurierbaren Zellen (0101) aufgebaut, dabei kann 0101 auch eine Mehrzahl von --- auch unterschiedlichen --- konfigurierbaren Zellen, die zu einer Gruppe zusammengefaßt und untereinander vernetzt sind, repräsentieren. Zwischen den Zellen befinden sich die Knoten des Bussystemes (0102). Dabei sind mehrere Knoten gekennzeichnet, die im folgenden Ausführungsbeispiel mehrere Verbindungen aufbauen werden. Der Datensender A (0103) wird im Folgenden eine Verbindung zum Datenempfänger A (0104) aufbauen, sowie der Datensender B (0106) mit dem Datenempfänger B (0105). Eine ausschnittsweise Vergrößerung (0107) ist in Fig. 2 dargestellt.

Figur 2 zeigt einen Ausschnitt aus einem Baustein beschriebener Gattung. Die konfigurierbare(n) Zelle(n) aus Fig. 1 (0101) sind in 0201 dargestellt. Ein Bündel (0203) aus einer Vielzahl von Leitungen (die Anzahl ist beliebig und nicht exakt dargestellt) verbindet 0201 mit einem Knoten 0202. Die Knoten (0202) sind über die Bussegmente (0205) miteinander verbunden. Ebenfalls haben die Knoten über die Bussegmente 0206, deren Ausgestaltung dieselbe wie die der Bussegmente 0205 ist, Anschluß an die sich außerhalb der Vergrößerung befindenden Knoten. Über das optionale Leitungsbündel (0204) wird verdeutlicht, daß die konfigurierbare(n) Zelle(n) auch über mehrere unterschiedliche Leitungsbündel an eine Mehrzahl von Knoten (0202) angeschlossen sein kann/können.

Figur 3 zeigt den Baustein zur Laufzeit.

Es existieren mehrere Verbindungen:

- zwischen den Knoten Z (0301)
- zwischen den Knoten Y (0306)

Der Datensender A (0302) versucht eine Verbindung (0303) zum Datenempfänger A (0307) aufzubauen. Die Verbindung wird jedoch zurückgewiesen (REJECT), da sie beim Knoten Z (0308) blockiert ist. Gleichzeitig baut der Datensender B (0304) ein Bussegment (0305) zu seinem Empfänger auf. Dieser Versuch gelingt, da der angesprochene Knoten und das benötigte Bussegment nicht blockiert ist.

Figur 4 zeigt den nächsten Buszyklus. Die Verbindungen Y und Z sind zwischenzeitlich abgebaut. Der Datensender A (0401) kann nun das Bussegment (0403) aufbauen, da der Knoten (0402) nicht

mehr blockiert ist Gleichzeitig baut der Datensender B (0404) das bereits bestehende Bussegment (0405) über den Knoten (0406) hinaus aus \Rightarrow Das neue Bussegment (0407) wird aufgebaut.

Figur 5: Der in Fig. 3 begonnene und über Fig. 4 fortgesetzte Busaufbau setzt sich äquivalent zu Fig. 4 fort.

Figur 6: Der Verbindungsaufbau des Bussegmentes 0602 des Datensenders B schlägt fehl. Der Knoten 0601 ist besetzt und liefert ein REJECT-Signal, das das Fehlschlagen des Verbindungsaufbaus signalisiert und den Abbruch der Verbindung bewirkt, an den Knoten 0603.

Figur 7 zeigt den kompletten Verbindungsaufbau zwischen dem Datensender A (0701) und dem Datenempfänger A (0702). Die Verbindung des Datensenders B wird weiter abgebaut. Der Knoten 0703 liefert über das Bussegment (0704) das REJECT-Signal an den Knoten 0705. Daraufhin wird das Segment 0704 abgebaut.

Figur 8: Der Datentransfer zwischen dem Datensender A und dem Datenempfänger A beginnt. Die Verbindung des Datensenders B wird weiter abgebaut. Der Knoten 0801 liefert über das Bussegment (0802) das REJECT-Signal an den Knoten 0803. Daraufhin wird das Segment 0802 abgebaut.

Figur 9: Der Datentransfer zwischen dem Datensender A und dem Datenempfänger A setzt sich fort. Das letzte Segment des Datensenders B wird abgebaut. Der Knoten 0901 liefert über das

Bussegment (0902) das REJECT-Signal an den Knoten 0903.
Daraufhin wird das Segment 0902 abgebaut.

Figur 10: Der Datentransfer zwischen dem Datensender A und dem Datenempfänger A setzt sich fort. Der Datensender B (1001) wartet eine Zeitspanne ab, bis er erneut versucht eine Verbindung zu seinem Datenempfänger aufzubauen.

Figur 11 zeigt den Zustand mehrere Buszyklen später: Der Datentransfer zwischen dem Datensender A und dem Datenempfänger A findet immer noch statt. Der Datensender B (1101) startet einen neuen Versuch die Verbindung zu seinem Datenempfänger aufzubauen. Er baut ein Bussegment (1102) zum Knoten (1103) auf. Sofern in den nächsten Buszyklen die Verbindung des Datensenders A zu seinem Datenempfänger A abgebaut ist, gelingt der Verbindungsaufbau des Datensenders B (1101), ansonsten schlägt sie wie in Fig. 6 beschrieben erneut fehl.

Figur 12 zeigt die Fortsetzung der Fig. 6, wenn der Knoten 1202 in der Lage ist mehr als eine Verbindung aufzubauen, das heißt, der Knoten besitzt mehrere interne Sammelschienen. Dadurch kann die Verbindung des Datensenders A über die erste Sammelschiene abgewickelt werden und die Verbindung des Datensenders B über die Zweite. Der Knoten 1202 baut das Bussegment 1203 zu dem Datenempfänger B (1201) auf.

Figur 13 stellt eine knoteninterne Vernetzungsstruktur dar. Es existieren vier knoteninterne Sammelschienen 1301, 1302, 1303,

1304. Über je eine Gruppe von Toren (1308, 1309, 1310, 1311) werden die Sammelschienen auf die Bussegmente Westen (1318), Norden (1316), Osten (1319), Süden (1317) geschaltet. Über die Tore 1307 werden die Sammelschienen mit den O-REG1/2 (vgl. DE 196 51 075.9-53) verbunden (1314, 1315). Über die Tore 1306 wird das R-REG (vgl. DE 196 51 075.9-53) auf die Sammelschienen geschaltet. Dabei kann das niederwertige und höherwertige R-REG (1312, 1313) jeweils getrennt verschaltet werden. Die Tore werden über den Bus 1320 angesteuert. Dabei wird das benötigte Torsystem (Westen, Norden, Osten, Süden), sowie die interne Sammelschiene angegeben. Durch VerUNDung (1325, 1326, 1327, 1328) der Richtungsangabe mit der Angabe der selektierten Sammelschiene wird das erforderliche Tor (1321, 1322, 1323, 1324) ausgewählt.

Figur 14a zeigt den Aufbau einer Verbindung, dabei übermittelt der Datensender (1401) dem Knoten des Datensenders (1402) das erste Datenpaket.

Figur 14b Der Knoten selektiert dabei aus der Routingtabelle den zu rRDY --- rRDY ist ein Statussignal, das anzeigt, daß Daten am Datensender bereitstehen (vgl. DE 196 51 075.9-53) -- - gehörenden Eintrag. Anhand diesem Eintrag wird das nächste Bussegment aufgebaut und die Adresse der Routingtabelle des nächsten Knotens übertragen.

Figur 14c Der letzte Knoten (1403), der Datenempfängerknoten, erhält die Adresse für den Eintrag innerhalb seiner Routingtabelle. Der Eintrag zeigt auf keinen weiteren Knoten, sondern auf eine Zelle. Daher aktiviert der Knoten sofort seine Tore zur selektierten Zelle.

Figur 14d Die Daten gelangen durch das aktivierte Tor von 1403 direkt zur Empfängerzelle 1404.

Figur 14e Die Zelle sendet das oACK-Signal (vgl. DE 196 51 075.9-53) als Quittierung für die erhaltenen Daten zurück. Im nächsten Buszyklus (vgl. Fig. 14e) wird der Datensender daraufhin das nächste Datenpaket absenden.

Figur 14e-g Der normale Datenaustausch zwischen den Zellen läuft ab.

Figur 15a Es existiert eine Datenverbindung vom Datensender (1501) zum Datenempfänger (1503) über mehrere Knoten.

Figur 15b Der Datensender (1501) hat seine Datenübertragung beendet und sendet ein DISCONNECT-Signal zum ersten Knoten.

Figur 15c Das erste Bussegment ist abgebaut und der Knoten reicht das DISCONNECT-Signal weiter.

Figur 15d Der Verbindungsabbau geht weiter.

Figur 15d Der letzte Knoten erhält das DISCONNECT. Daraufhin baut der letzte Knoten gleichzeitig die Verbindung zum Vorgängerknoten und zum Datenempfänger ab.

Figur 15e Das letzte Bussegment und die Verbindung zum Datenempfänger ist abgebaut.

Figur 15f zeigt das ein Abbauverfahren, bei dem die DISCONNECT-Leitung durch alle Knoten durchgeschleift ist. Dabei wird das DISCONNECT in einem Taktzyklus propagiert; alle Segmente werden gleichzeitig abgerissen.

Figur 15g entspricht Figur 15e.

Figur 16 Zeigt die Steuerung eines Knotens. Die Anforderungen (1601) zum Aufbau einer Verbindung gelangen über den

Prioritätsdekoder (1602) an die Routingtabelle (1603). Der Prioritätsdekoder wählt die Anforderung mit der höchsten Priorität aus, wobei eine soeben fehlgeschlagene Anforderung die niederste Priorität zugewiesen bekommt. Die Prioritätslogik erhält Ihre Anforderungen über Statussignale (z.B. der konfigurierbaren Zellen (vgl. DE 196 51 075.9-53) rRDY, oACK) oder über die Bussegmente 1316, 1317, 1318, 1319. Liegen Daten an den Bussegmenten an, ohne daß das Tor des Bussegmentes aktiviert ist, werden die Daten von der Prioritätslogik als Adresse der Routingtabelle interpretiert und als Anforderung betrachtet. Liegen Statussignale an der Prioritätslogik an (rRDY, oACK), werden diese in Adressen für die Routingtabelle übertragen. Die Adressen der Routingtabelle selektieren einen Eintrag. Die Daten des Eintrages (1604) werden an eine Einheit aus UND-Gattern (1605) weitergeleitet. Dabei wird die Binärzahl der Busauswahl (BUS 1..0) über einen 2:4 Dekoder (1606) in Selektsignale übertragen. Die UND-Gatter-Einheit verUNDet dabei jedes Signal mit demselben in einem Latch (1607) gespeicherten Signal. Das heißt daß das Signal GATE1 der Routingtabelle mit dem Signal GATE1 des Latches verUNDet wird, das Signal GATE2 der Routingtabelle mit dem Signal GATE2 des Latches und so weiter. Dabei repräsentieren die Signale des Latches den Zustand der momentan aktuellen Vernetzungsstruktur, d.h. die benutzten Tore und die benutzten Sammelschienen sind in das Latch eingetragen. Ergibt eine VerUNDung der Verbindungsanforderung mit dem aktuellen Zustand einen wahren Pegel, bedeutet dies, daß die neue Verbindungsanforderung Ressourcen benötigt, die momentan benutzt sind. Über ein ODER-Gatter (1608) werden alle

UND-Gatter miteinander verknüpft. Ergibt sich am Ausgang des ODER-Gatters ein wahrer Pegel, wird die Verbindungsanforderung zurückgewiesen (REJECT) (1609), da die benötigten Ressourcen belegt sind. Aus dem REJECT-Signal wird über einen Inverter (1610) das ACCEPT-Signal (1611) generiert. Die Signale werden an eine Zustandsmaschine (1612), die nach dem Stand der Technik implementiert sein kann, weitergeleitet. Diese steuert danach die Annahme der Verbindung oder die Zurückweisung. Wird die Verbindungsanforderung zurückgewiesen, meldet (1613) die Zustandsmaschine den REJECT an den Prioritätsdekoder und die Anforderung erhält niederste Priorität. Bei einer Annahme der Anforderung, werden die neuen Zustandssignale mit den aktuellen Zustandssignalen nach dem Latch verODERT (1614) -- dabei ist die ODER-Einheit ebensowieso aufgebaut wie die beschriebene UND-Einheit (1605) --- und in das Latch (1607) zurückgeschrieben. Über 1623 steuert die Zustandsmaschine, ob die ODER-Einheit (1614) oder die Maske (1616) aktiv ist. Das Latch wird über 1622 von der Zustandsmaschine getriggert. Über den Bus 1615 gelangt die neue Einstellung an die Tore.

Der Abbau einer Busverbindung läuft auf ähnliche Weise. Allerdings findet muß bei einer Überprüfung der Ressourcen das Signal REJECT auftreten, da die Busverbindung, die abgebaut werden soll, existieren muß. Aufgrund des REJECTs aktiviert die Zustandsmaschine 1612 anstatt der ODER-Einheit 1614 die Maske 1616. Die Verbindungsdaten der abzubauenden Verbindung werden aus dem aktuellen Vernetzungszustand ausmaskiert und in das Latch 1607 zurückgeschrieben. Vor dem Zurückschreiben der neuen verbindungsdaten sendet die Zustandsmaschine das

DISCONNECT-Signal zum Abbau der Verbindung an den nächsten Knoten.

Über die Tore 1617, 1618, 1619, 1620 kann die Steuerung direkt auf die Sammelschienen 1301, 1302, 1303, 1304 zugreifen. Damit kann die Zustandsmaschine sowohl Steuersignale (DISCONNECT) auf die Sammelschiene übertragen, als auch Steuersignale von der Sammelschiene erhalten (REJECT, ACCEPT) und auf diese reagieren. Ebenfalls dienen diese Tore um den *Eintrag Position in Zieltabelle* (über 1621) auf die Sammelschiene zu übertragen.

Über 1624 kann die Ladelogik (PLU) auf die Routingtabelle zugreifen.

Figur 17 Zeigt ein Broadcasting eines Datensenders (1701) an mehrere Datenempfänger (1702) über eine Vielzahl von Knoten (1707), auf die nicht näher eingegangen wird. Der Bus ist zur Verdeutlichung aufgetrennt dargestellt, nämlich in die Quittierungsleitung (ACK) (1703) und den restlichen Bus (1704). ACK wird dabei negiert und an den wiederum invertierenden Open-Kollektor-Bustreiber geliefert. ACK wird über einen PullUp-Widerstand 1705 auf H gezogen. Dabei ist die Schaltung so aufgebaut, daß folgende Fälle eintreten:

- Wird der entsprechende Bus nicht angesteuert, liegt an der Basis des Transistors (1706) L an. Dadurch belastet er den Bus nicht.
- Wird der entsprechende Bus angesteuert, und das Signal nicht quittiert, liegt an der Basis des Transistors (1706) H an. Das bedeutet, daß der Bus auf L gezogen wird. Wird ein Ergebnis per Broadcasting an mehrere Datenempfänger verteilt, so ziehen

alle Knoten, die die Ergebnisdaten noch nicht quittiert haben und Warte-Zyklen benötigen den Bus auf L.

- Wird der entsprechende Bus angesteuert, und das Signal quittiert, liegt an der Basis des Transistors (1706) L an. Das bedeutet, daß der Bus nicht belastet wird. Wird ein Ergebnis per Broadcasting an mehrere Datenempfänger verteilt, so belasten alle Knoten, die die Ergebnisdaten quittiert haben und keine Warte-Zyklen benötigen, den Bus nicht.

Da der Bus in seinem Grundzustand den H-Pegel, also die Quittierung, einnimmt, übersteuert die Nichtquittierung gemäß Fall 2 die Quittierung, indem sie den Bus auf L zieht. Dabei geht der Bus erst dann in den H-Pegel, also in den Quittierungszustand, wenn alle an der Verbindung beteiligten Knoten quittieren. Es ist somit eine Wired-AND-Schaltung realisiert.

Im Folgenden ist ein Implementierungsbeispiel für einen Knoten dargestellt, der den folgenden Busaufbau besitzt:

Data	Datensignale
ACK	Daten- und Aufbau-Handshake
RDY	Datenhandshake (Daten liegen an)
ESTABLISH	Aufbauhandshake (das Segment wird aufgebaut)
DISCONNECT	Aufforderung zum Busabbau (durch einen Timeout)
RECONFIG	Aufforderung zum Busabbau (durch Umkonfiguration der beteiligten konfigurierbaren Zellen)

Figur 18 zeigt die Ansteuerung von der Sammelschienen aus Figur 13. Im Gegensatz zu der bisher beschriebenen Lösung, die Sammelschiene in den Routingtabellen vorzugeben, ist die Logik in der Lage eine freie Sammelschiene selbst festzustellen und zu allokkieren.

Je eine Ansteuereinheit 1801 ist einer Sammelschiene zugeordnet. Eine Ansteuereinheit besteht aus einem Tor (1801a), um während des Verbindungsaufbaus die Adressinformationen der Routingtabelle an die Sammelschiene angeschlossenen Knoten zu senden und einem Register (1801b), das die Ansteuerung der Sammelschiene übernimmt. 1801 erhält über den Bus 1813 die Daten mittels einer in Figur 19 beschriebenen Schaltung aus der Routingtabelle. Über 1801b werden die Tore freigeschaltet, die Zugriff auf die entsprechend zugeordnete Sammelschiene haben. Jedes Tor besitzt eine Freischaltesignal, dem ein Eintrag in 1801b zugeordnet ist. Wenn kein Eintrag gesetzt ist, ist die zugeordnete Sammelschiene unbelegt und kann frei einer Zugriffsanforderung zugeteilt werden. Die Überprüfung wird durch eine ODER-Funktion (1802) über alle Freischaltesignale an die Tore realisiert. Die Ergebnisse der 1802 aller Sammelschienen werden einem Arbiter (1803) zugeführt, der eine der freien Sammelschienen auswählt und über einen Adressbus (1804) deren 1801 anspricht. Ist keine Sammelschiene frei, signalisiert 1803 dies über 1805 der steuernden Statemachine. Je ein Eintrag in 1801b kennzeichnet ein der Sammelschiene zugeordnetes Tor. Die Position ist in jedem 1801b dieselbe. Das bedeutet ab Position p eines 1801b befindet sich immer das Freischaltesignal für das Tor p, an Position p+1 das

Freischaltesignal für Tor $p+1$ und an Position q das Freischaltesignal für Tor q . Wird über die Freischaltesignale von je einem Tor p eine ODER-Funktion (1806) ausgeführt, gibt das Resultat an, ob Tor p frei ist oder nicht. Für jedes Tor existiert eine derartige Überprüfungsfunktion (1807 = Tor $p+1$, 1808, 1809 = Tor q). Über eine Maske 1810 werden alle Tore, die für den aktuellen Verbindungsaufbau irrelevant sind ausmaskiert, d.h. irrelevante Tore werden durch die Maske als nicht freigeschaltet weitergeleitet. Über eine ODER-Funktion (1811) wird festgestellt ob eines der Tore freigeschaltet ist. Da alle irrelevanten Tore mit "nicht freigeschaltet" markiert sind, wird nur der Zustand des für den aktuellen Verbindungsaufbau notwendigen Tores an die State-Machine weitergeleitet (1812). Ist das gewünschte Tor freigeschaltet, kann es bei dem aktuellen Verbindungsaufbau nicht genutzt werden, da ansonsten eine Kollision eintreten würde. Der Verbindungsaufbau wird unterbrochen und entweder zurückgewiesen oder zu einem späteren Zeitpunkt erneut versucht.

In Figur 19 ist der Arbiter zur Auswahl des aktiven Busses und die Routingtabelle dargestellt. Jeder an einen Knoten angeschlossene Bus (2004, 2005, 2006) sendet seine Zugriffsanforderung über ein Signal (1901) an einen Arbiter (1902), der eine der Zugriffsanforderungen auswählt. Über einen Dekoder (1903) wird der Multiplexer (1904) so angesteuert, daß entweder die Nummer des ausgewählten Zugriffes (bei direkten Zugriff durch eine konfigurierbare Zelle) (1905) oder die Lookup-Adresse des ausgewählten

Zugriffes an die Routingtabelle 1906 übertragen wird. 1906 gibt die, dem Wert von 1905 zugeordneten, Daten aus. Die Lookup-Adresse für den nächsten Knotens wird direkt über 1813 an 1801a übertragen. Die Adresse des nächsten Knotens wird dezimal auskodiert (1907) über einen Mischer (1908), der für gewöhnlich aus ODER-Gattern ausgestaltet ist, mittels des Busses 1813 an 1801b übertragen. Ist der Bus zum nächsten Knoten aufgebaut, wird die Freischaltung des Tores zum vorhergehenden Knoten ermöglicht, indem die über den Dezimaldekoder 1909 auskodierte Adresse des vorhergehenden Knotens im Mischer 1908 auf den Bus 1813 zugeschaltet wird und zu 1801b übertragen wird.

Figur 20 zeigt die Sammelschienen (2001, 2002, 2003) zur Aufschaltung der anliegenden Busse (2004, 2005, 2006). Über die Multiplexer/Demultiplexer (2007) werden die Busse gemäß der Ansteuerung durch 1801b auf die Sammelschienen geschaltet, dabei werden einem Multiplexer p die Ausgangssignale p aller 1801b zugeführt, einem Multiplexer p+1 die Ausgangssignale p+1 aller 1801b, etc. Die einzelnen Signale repräsentieren anliegende Sammelschienen, da jede Sammelschienensteuerung genau eines (p) aus einer Vielzahl von Signalen (p_x, p_x+1, \dots, q_x) ansteuert. Ist ein zu einer Sammelschienensteuerung gehörendes Signal gesetzt, wird die entsprechende Sammelschiene durch einen 2007 aufgeschaltet.

Die Timeout-Generatoren (2008) steuern den Abbau des jeweiligen Segmentes und den aufgeschalteten Bussen. Die Timeout-Generatoren werden direkt von der Routingtabelle

(1906) konfiguriert. Die Verbindung ist der Einfachheit halber in den Zeichnungen nicht dargestellt.

Die einer jeweiligen Sammelschiene zugeordneten 1801a werden auf diese Sammelschiene aufgeschaltet.

In Figur 21 wird ein Bussegment (2105) über einen Knoten (2101) an mehrere Knoten (2102, 2103, 2104) gebroadcastet. Das RDY-Handshake wird, ebenso wie die Daten direkt an jeden Empfänger gesendet. Über die Masken (2105, 2106) werden die rückläufigen ACK-Handshakes auf das ODER-Gatter (2107) und das UND-Gatter (2108) geschaltet. Über die Masken wird dabei ausgewählt, welches ACK signifikant ist, und ob ein ACK durch eine boolsche UND-Funktion oder eine ODER-Funktion weitergeleitet wird. Beide Funktionen werden über ein ODER-Gatter (2109) zusammengefaßt. Ist ein ACK irrelevant, so gibt die Maske 2105 eine logische 0 (L-Pegel) weiter, während die Maske 2106 eine logische 1 (H-Pegel) weitergibt. Die Masken 2105 und 2106 werden getrennt von der Routingtabelle gesetzt. Die Verbindung ist der Einfachheit halber in den Zeichnungen nicht dargestellt.

In Figur 22 ist die Statemachine der beschriebenen Schaltung dargestellt.

Der Grundzustand ist "IDLE", den die Statemachine erst verläßt, wenn ein "request" (Zugriff) auftrat UND eine Sammelschiene UND das selektierte Tor frei sind. Dabei quittiert die Statemachine der vorhergehenden Statemachine den Busaufbau durch senden eines ACK-Handshakes. Die Statemachine geht in den SEND-Zustand, während dessen die Daten der

Routingtabelle (über 1801a) an die nachfolgende Routingtabelle gesendet werden. Diesen Zustand verläßt die Statemachine erst beim Eintreffen eines ACK-Handshakes der nachfolgenden Routingtabelle ODER beim Eintreffen eines "disconnect"-Signales auf dem Bus, z.B. durch einen Timeout. Bei einem "disconnect" geht die Statemachine in den DISCONNECT-Zustand, um den Bus abzubauen (dieser Zustand ist nicht notwendig, in der Implementierung wird direkt nach IDLE zurückgesprungen, dient aber in diesem Beispiel der besseren Übersicht). Bei Eintreffen eines ACK-Handshakes wird in den IDLE-Zustand zurückgesprungen, dabei wird über 1909/1908 das Tor der vorhergehenden Routingtabelle in 1801b freigeschaltet. Um die Leistung der Routingtabelle zu erhöhen kann auf das warten auf ein ACK-Handshake während des SEND-Zustandes verzichtet werden. Dazu müssen während SEND die zu sendenden Zugriffsdaten an die nachfolgende Routingtabelle in 1801a gespeichert werden, d.h. 1801a ist ein Register; gleichzeitig muß während SEND die Information über die vorhergehende Routingtabelle in ein zusätzliches 1801b geschrieben werden. Das Eintreffen des ACK-Handshakes der nachfolgenden Routingtabelle, bewirkt in unabhängig aufgebauter Logik das Abschalten von 1801a und das Umschalten von dem erste 1801b auf das Zweite, indem die Verschaltung des Tors der vorhergehenden Routingtabelle gespeichert ist.

Die folgenden Figuren beschreiben ein Implementationsbeispiel nach dem "erweiterten" Routingverfahren, der Bus sieht wie folgt aus:

Data	Datensignale
ACK	Daten- und Aufbau-Handshake
RDY	Datenhandshake (Daten liegen an)
DISCONNECT	Aufforderung zum Busabbau (durch einen Timeout)
RECONFIG	Aufforderung zum Busabbau (durch Umkonfiguration der beteiligten konfigurierbaren Zellen)
X/Y	X/Y-Raumkoordinaten
LUT	Lookup-Adresse für die Routingtabelle
ADR-MODE	Gibt an ob die X/Y-Raumkoordinaten oder die Lookup-Adresse verwendet werden soll. Ist X=0 UND Y=0 wird automatisch die Lookup-Adresse verwendet.

Figur 23 zeigt einen Knoten mit den Schaltelementen

1,2,3,4,5,6, sowie den Bussen B1, B2, B3, B4.

Figur 23a). Die Zeichnung ist zur besseren Darstellbarkeit als ein Ein-Leitungssystem ausgestaltet. Tatsächlich handelt es sich um ein Bussystem. Dazu sind alle Figuren um die Menge der Busleitungen zu duplizieren. Die Schaltelemente sind im einfachsten Fall aus einem Transistor (2301) aufgebaut.

Figur 23b) Um Daten zwischenspeichern zu können, wird das Schaltelement um ein Register (2302) erweitert. Über die Transistoren T1, T2, T3, T4 werden die bidirektionalen Busse Bn und Bm so auf das Register geschaltet, daß entweder der Übergang Bm -> Bn oder der Übergang Bn -> Bm gespeichert wird. Über T5 wird alternativ ein bidirektionaler ungespeicherter Datentransfer ermöglicht. Über die Steuersignale S1, S2, S3, S4 wird der Modus des Schaltelementes wie folgt eingestellt:

S1	Bm -> Bn (unidirektional, gespeichert)
S2	Bm <-> Bn (bidirektional, nicht gespeichert)
S3	Bn <-> Bm (bidirektional, nicht gespeichert)
S4	Bn -> Bm (unidirektional, gespeichert)

Figur 23c) Um eine bessere Signalqualität zu erhalten, werden Eingangsschmitttrigger und Ausgangstreiber (2303) eingesetzt. Die Treiber (2303) sind so ausgestaltet, daß über ein Steuersignal pegelabhängig- entweder der Ausgangs oder der Eingangstreiber freigeschaltet wird. Die Bidirektionalität geht verloren, es sind ausschließlich unidirektionale Schaltvorgänge realisierbar:

S4 wird der Modus des Schaltelementes wie folgt eingestellt:

S1	Bm -> Bn (unidirektional, gespeichert)
S2	Bm -> Bn (unidirektional, nicht gespeichert)
S3	Bn -> Bm (unidirektional, nicht gespeichert)
S4	Bn -> Bm (unidirektional, gespeichert)

Figur 23d) Die Ein- und Ausgänge verlaufen auf unterschiedlichen Leitungen (Bmi, Bmo, Bni, Bno) zur besseren Implementierbarkeit in Chips. Die Treiber (2304) sind unidirektional ausgestaltet. Die Ansteuerung der Treiber kann entfallen.

S1	Bmi -> Bno (unidirektional, gespeichert)
S2	Bmi -> Bno (unidirektional, nicht gespeichert)
S3	Bni -> Bmo (unidirektional, nicht gespeichert)
S4	Bni -> Bmo (unidirektional, gespeichert)

Figur 24 zeigt einen Knoten ähnlich dem Knoten aus Figur 23. Der Vorteil des Knotens liegt in seiner besseren Implementierbarkeit und Verwaltung der Register. Die Zeichnung ist zur besseren Darstellbarkeit als ein Ein-Leitungssystem ausgestaltet. Tatsächlich handelt es sich um ein Bussystem. Dazu sind alle Figuren um die Menge der Busleitungen zu duplizieren. Die Register und Treiber (A, B, C, D) sind den Schaltelementen (1, 2, 3, 4, 5, 6) vorgeordnet. Die Schaltelemente reduzieren sich auf die in Figur 24a gezeigte Kreuzschaltung. Mittels der Transistoren T6, T7 werden die Eingänge (Imi, Ini) jeweils selektiv mittels der Steuerleitungen S5, S6 auf die Ausgänge (Imo, Ino) geschaltet. Die Figuren 24b-d zeigen verschiedene Ausgestaltungsarten der Register und Treiber (A, B, C, D). In Figur 24b wird ein bidirektionaler Bus über T8 entweder als Eingang zum Register 2401 geschaltet, oder über T9 als Ausgang geschaltet, wobei der knoteninterne Bus Imo die Signalquelle darstellt. T8 und T9 werden über die Steuerleitung S7 angesteuert. Mittels des Transistorpaares T10/T11, das über S8 angesteuert wird, kann ein Register-Bypass geschaltet werden um den quasi-permanenten Modus zu ermöglichen. Der Ausgang des Registers geht auf den knoteninternen Bus Imi. Die Vernetzung der Imi und Imo erfolgt über die Schaltelemente aus Figur 24a.

In Figur 24c wird anstatt des Transistorpaares T8/T9 eine Treiberstufe (2402) zur Verbesserung der Signalqualität zum Bus geschaltet.

In Figur 24d ist der externe Bus zur besseren Implementierbarkeit in Chips unidirektional ausgestaltet. Die Treiber 2403 sind unidirektional, das Steuersignal S7 entfällt.

Figur 25 schlägt eine mögliche Synchronisationsschaltung für Fig. 24 vor. Die Register 2401 zur Datenspeicherung sind in 2501 dargestellt. Das Register 2502 dient der Speicherung eines RDY-Handshakesignales, also der Information, daß sich gültige Daten auf dem Bus, bzw. in 2501 befindet. Befindet sich keine gültigen Daten in 2501, ist der Ausgang Q von 2502 logisch 0. Treffen gültige Daten ein (RDY ist aktiv und logisch 1), wird über das UND-Gatter 2503 ein Freischaltesignal (EN) für die Register 2501 und 2502 generiert, die Daten und das RDY werden mit der steigenden Taktflanke gespeichert. Der Eingang von 2503 für Q (von 2502) ist invertierend! Treffen erneut Daten ein, ist der Ausgang (Q) von 2502 logisch 1. Das UND-Gatter liefert eine logische 0 und die Register werden über EN nicht freigeschaltet. Werden die Daten über den Bus weitergeleitet, wird das Aktivierungssignal des Ausgangstreibers (OE) als Clear für 2502 verwendet; Q von 2502 wird logisch 0 und neue Daten können mit dem nächsten Taktzyklus gespeichert werden. Die Leitung Din und Dout ist fett eingezeichnet, da es sich hier um ein Bussystem handelt. Ebenso ist 2501 fett gezeichnet, da das Register der Breite des Busses entspricht.

Es ist möglich die Register als Latches aufzubauen und an die Pegel des Taktes (CLK) oder Handshakes (RDY) zu koppeln. Die Schaltung verhält sich dadurch allerdings asynchron, was zu erheblichen Implementierungsproblemen führt und dadurch einem nicht unerheblichem Zusatzaufwand unterliegt.

Figur 26 zeigt die Teststrategie um festzustellen, ob eine Verbindung aufgebaut werden kann, d.h. das Netz frei ist. Die Statusinformationen der Schaltelemente 1,2,3,4,5,6, die Auskunft geben ob ein Schaltelement verschaltet oder frei ist, werden in einer Matrix 2603 angeordnet. Dabei bilden die 90°-Schaltelemente 3,4,5,6 die Ecken, die 180°-Schaltelemente 1 und 2 die Mittelstücke und kommen doppelt vor. Um ein Schaltelement kollisionsfrei zu benutzen muß die gesamte Kante in welcher sich das Schaltelement befindet frei sein. Beispielsweise ist es möglich 1+2, 6+4, 3+5 zu benutzen. Unmöglich dagegen ist beispielsweise 6+2, 6+1, 2+5, 2+4, 2+3, etc.

Es muß also sichergestellt und getestet werden, daß jede Kante nur einmal belegt ist. Die Daten hierzu liefert ein Register 2602, in dem die aktuelle Verschaltung des Knoten gespeichert ist über den Eingang r; sowie die Routingtabelle 2601, die die Daten des gewünschten neuen Busses über den Eingang t an die Matrix weiterleitet.

Die Testschaltung ist in Figur 26a dargestellt. Je eine Reihe (2605, 2606, 2607, 2608) wird über ein ODER-Gatter (2609, 2610, 2611, 2612) auf die Existenz einer Verschaltung überprüft. Existiert ein verschaltetes Element in der Reihe, liefert das jeweilige ODER-Gatter eine logische 1. Das Ergebnis der

jeweiligen Reihe wird mittels jeweils eines UND-Gatters mit je einer sich in der Reihe befindenden, neu aufzubauenden Verschaltung verknüpft. Ist die Reihe bereits belegt UND eine weitere Verschaltung in der Reihe wird angefordert, liefert das jeweilige UND-Gatter eine logische 1. Die Ausgänge aller UND-Gatter werden verODERT (2613). Das Ergebnis des Tests liefert somit an 2604 eine logische 0, wenn die angeforderte Vernetzung gültig ist und eine logische 1, wenn eine Kollision vorliegt.

Die Schaltung in Figur 26 ist lediglich in der Lage eine Anforderung pro Zeiteinheit zu verarbeiten. Eine zeitliche Optimierung ist in Figur 27 dargestellt. Über 2701 gelangen die Zugriffsanforderungen von den Bussen an die Schaltung. Die Routingtabelle (2702) ist nicht aus einem üblichen Speicher, sondern aus einer Mehrzahl von einzelnen Registern (2711) aufgebaut. Dadurch können über die Multiplexer 2703 die Daten sämtlicher Zugriffsanforderungen gleichzeitig aus der Routingtabelle ausgelesen werden. Die Daten je einer Zugriffsanforderung werden an je eine Matrix (2704) gemäß Figur 26 geleitet, das die Vergleichsdaten aus dem Register mit der aktuellen Verschaltung der Knoten (2705) erhält. Die Schaltung 2706 besteht aus einem ODER-Gatter, das das Vorhandensein einer gültigen Anfrage an die Matrix 2704 feststellt. Das Ergebnis von 2704 wird über einen Inverter mit dem Ausgang des ODER-Gatters verUNDet. Als Ergebnis wird bei einem bestehenden und gültigen Zugriff eine logische 1, ansonsten eine logische 0 geliefert. Jede Matrix besitzt je eine Schaltung 2706. Deren Ergebnisse werden auf einen Arbiter

2707 geschaltet, der einen der gültigen Zugriffe auswählt. Der Multiplexer 2708 wird so geschaltet, daß die Daten des gültigen Zugriffs auf den Mischer 2709 gelangen, der den gültigen neuen Zugriff mit der bestehenden Verbindung verknüpft und an das Register 2705 zur Speicherung weiterleitet.

Diese Schaltung ist in der Lage aus einer Menge von 4 Zugriffen genau einen Gültigen auszuwählen. Durch Änderung der Anzahl der Multiplexer (2703), Matrizen (2704), der Arbitr- und Multiplexerbreite (2707, 2708) sowie der dazugehörenden Logiken, kann ein gültiger Zugriff aus einer beliebig einstellbaren Menge von Anfragen bearbeitet werden.

Oftmals ist es erforderlich mehr als einen gültigen Zugriff aus einer Menge von Zugriffen auszuwählen. Dazu dienen die Leitungen 2801, 2805, 2802 und 2810, die zu der Zusatzschaltung Figur 28 führen und eine gleichzeitige Auswahl von 2 Zugriffen ermöglichen. Wird 2810 verdrahtet, entfällt die Leitung 2710. Nach dem im Folgenden vorgestellten Prinzip kann durch Kaskadierung eine beliebige Menge von Zugriffen gleichzeitig ausgewählt werden.

Über 2801 gelangt die Information, welcher Zugriff als "gültig" ausgewählt wurde, an den Dekoder 2803. Die Information wird so auskodiert, daß über die drei Multiplexer 2804 nur die Zugriffsdaten der nicht ausgewählten Zugriff an die Matrizen geleitet werden. Durch den Wegfall des bereits ausgewählten Zugriffs verringert sich die Zahl der Matrizen um eins.

Der Dekoder arbeitet wie in der Tabelle angegeben:

Dekoder (2802)	MUX1	MUX2	MUX3
a	b	c	d
b	a	c	d
c	a	b	d
d	a	b	c

Die Tabelle gibt in der Spalte "Dekoder" den über 2802 selektierten "gültige" Bus an. In den Spalten MUX1-MUX3 wird angegeben, welchen Bus der jeweilige Multiplexer, abhängig von dem Wert 2802, selektiert.

Die Matrizen (2811), die Logik (2806) und der Arbiter (2807) arbeiten wie aus Figur 27 bekannt. Über den Multiplexer 2808 werden die Daten des vom Arbiter ausgewählten Zugriffes an dem Mischer 2809 geleitet. Der fügt ähnlich dem Mischer 2709 den Ausgangsdaten von 2709 die Daten des von der Logik von Figur 28 ausgewählten Zugriffes zu und leitet die generierten Zugriffsdaten über 2810 an das Register 2705. Die Eingangsdaten des Multiplexers 2808 müssen aufgrund der Verschaltung in den Multiplexer 2804 von deren Ausgängen abgegriffen werden.

Die Schaltung gemäß Fig. 28 ist in die Tiefe nach dem beschriebenen Prinzip weiter kaskadierbar, wobei sich die Zahl der Matrizen weiter um jeweils eins pro Kaskade verringert.

Figur 29 beschreibt ein Register gemäß 2602 bzw. 2705. Die Ausgänge der Mischer 2709 bzw. 2809 werden über 2901 als Eingangsdaten an das Register geführt. Je eine Registerbank

2902a/b verwaltet einen der Busse (B1,B2,...Bm) des Knotens. Im Teil a einer Bank ist die Ansteuerung des Knotens gespeichert. In Teil b ist das Timeout der Busverbindung definiert. Teil b besteht aus einem ladbaren Zähler, dessen enable und reload über den Multiplexer 2903, einstellbar durch Teil a, gewählt wird.

Timeout-Prinzip	Wirkung
BUS-ACK	Die Datentransfers werden gezählt. (Bus in use / Paketgröße)
!BUS-ACK (invertiert)	Die Takte ohne Datentransfer werden gezählt. (Bus NOT not use / Timeout)
en	Jeder Takt wird gezählt / Takt-Zyklen
-	Kein Timeout / permanent

Die Signale reload und enable des Zählers werden wie folgt generiert:

Timeout-Prinzip	reload (rld)	enable (en)
BUS-ACK	nie	bei Datentransfer
!BUS-ACK (invertiert)	bei Datentransfer	ohne Datentransfer
en	nie	ständig
-	nie	nie

Dabei ist das für einen Reload, also das Neuladen des Zählers, benötigte Register, das den ursprünglich gesetzten Zählerstand enthält in 2902b enthalten. 2904 testet auf den Zählerstand 0 um den Timeout festzustellen. 2904 ist in der Figur nur des

Verständnis halber aufgezeigt; in der Implementierung wird das Übertragssignal (Ripple-Carry) des Zählers verwendet. Der Übertrag löscht den Inhalt von 2902a, welches danach die Zustandsinformation "Bus-frei" weitergibt und somit den Bus abreißt. Aus dem Übertrag wird als Signal BUS-DISCONNECT auf den Bus geschaltet und zum Abriß der restlichen Bussegment verwendet. BUS-RECONF wird gemäß DE 197 04 728.9 mit den Daten mitgeführt und bewirkt bei Auftreten ebenfalls den Abriß des Busses. Über das ODER-Gatter 2905 werden beide Signale 2902 zugeführt und bewirken das Löschen des Registers und Zählers. Der Timeout wird deaktiviert, indem gemäß den vorher aufgeführten Tabellen das enable-Signal deaktiviert ist und der Zähler mit einem Wert größer null geladen wird. Die Daten in dem Register sind busorientiert, nicht schaltelementorientiert. Diese Daten gelangen über 2906 an die Mischer 2709 und 2809. Jedes Steuersignal kommt m-fach (Anzahl der Busse) vor und wird in der Notation $S_{i,m}$ bezeichnet, wobei m für den Bus und i für die Nummer des Schaltelements steht. Bevor die Daten an eine Matrix gemäß Figur 26 oder an einen Knoten gemäß den Figuren 23/24 geführt werden müssen diese in der Art abgebildet werden, daß lediglich eine Folge T_i existiert. Die Abbildungsvorschrift lautet dabei $T_i = (S_{i,1} \cup S_{i,2} \cup S_{i,3} \cup \dots \cup S_{i,m})$, mit anderen Worten alle $S_{i,1}$ bis $S_{i,m}$ werden verODERT. 2907 übernimmt diese Funktion und führt T über 2908 den Matrizen und Schaltelementen zu.

Figur 30 zeigt ein Beispiel für zwei Busverbindungen. Konfigurierbaren Elementen oder Gruppen von konfigurierbaren

Elementen (3001) ist ein Knoten 3002 zugeordnet. Der Knoten 3003 überträgt Daten zum Knoten 3004. Der Verbindungsaufbau ist statisch. Der Knoten 3005 überträgt die Daten dynamisch an den Zielknoten 3008. Dabei sind die Segmente 3006 und 3007 belegt, sodaß sich die Laufrichtung jeweils ändert. Die X/Y-Raumkoordinaten sind in den jeweilig durchlaufenen Knoten angegeben. Dabei werden die Koordinaten je nach Laufrichtung gleichbehalten, um eins erhöht oder verringert. Anhand des Zahlenwertes der Koordinaten kann die Laufrichtung und das Ziel ausgemacht werden. Dabei wird aus der Position (A, B, C, D) des eingehenden Busses am Knoten und dem Vorzeichen der (X/Y)-Bewegung die Abweichung der Bewegungsrichtung berechnet. Dabei werden Himmelsrichtungen zur Bezeichnung verwendet, wobei y die Nord-Süd Achse und x die Ost-West Achse bildet:

Laufrichtung	Bewegung in Himmelsrichtung
y = 0	x > 0 \Rightarrow O x < 0 \Rightarrow W
y > 0	N
y < 0	S
x = 0	y > 0 \Rightarrow N y < 0 \Rightarrow S
x > 0	O
x < 0	W

Anhand der Laufrichtung und der Himmelrichtung des eingehenden Busses kann berechnet werden, welches der Schaltelemente (1,2,3,4,5,6) angesprochen wird. Beide oben genannten Berechnungen sind trivial, so daß die notwendige Berechnungseinheit (XY2ADR) beispielsweise durch Lookup-Tabellen ausgestaltet werden kann. Daher wird auf die Berechnung nicht weiters eingegangen, sondern auf die oben gezeigte Tabelle verwiesen.

Die Adressierung in diesem Beispiel ist relativ.

Figur 31 zeigt dasselbe Beispiel mit absoluten Koordinaten. Im Gegensatz zu Figur 30 werden die Koordinaten in den Knoten nicht berechnet, sondern mit den Koordinaten der Knoten gemäß dem übergeordneten Koordinatensystem 3101 verglichen. Anhand der Vergleiche, größer (>), kleiner (<) und gleich (=) wird der Verbindungsaufbau gesteuert. Sind beide Koordinaten (X und Y) gleich den Koordinaten des Knotens, ist das Ziel erreicht, ist eine Koordinate gleich der Koordinate des Knotens, ist die Zielachse der Koordinate erreicht.

Die in den Figuren 30 und 31 aufgeführten Beispiele lassen keine Abweichung von der optimalen Richtung zu. Wäre beispielsweise das Segment 3009 in Figur 30 belegt, könnten die Daten nicht weiter transferiert werden. Es ist möglich im Besetzt-Fall eine Abweichung von der vorgegebenen Richtung zuzulassen. Dann könnte die Verbindung über 3010 aufgebaut werden. Allerdings muß der Raum für eine mögliche Abweichung begrenzt werden, um keine unsinnigen Routingversuche zu

erhalten. Eine sinnvolle Schranke für Abweichungen von der vorgegebenen Richtung liegt bei ± 1 bis ± 2 .

Figur 32a und 32b zeigen die notwendige Peripherie um einen Knoten 3201, um die Raumkoordinaten auszuwerten, bzw. zu modifizieren.

Figur 32a modifiziert relative Koordinaten entsprechend ihrer Laufrichtung. In positiver Richtung wird subtrahiert (3203), in negativer Richtung addiert (3202). Die Vergleiche (3204) stellen prüfen, ob eine Koordinate 0 erreicht hat.

Figur 32b vergleicht absolute Koordinaten mit den Koordinaten des Knotens, mittels der Vergleiche 3205.

Um eine Abweichung von der vorgegebenen Richtung zu ermöglichen, werden die Vergleiche 3205 und 3204 so erweitert, daß sie die Information, ob sich eine Koordinate im Abweichungsbereich befindet überprüfen und weitergeben ($-Abweichung < Koordinate < Abweichung$). Anhand dieser Information kann die Berechnungseinheit (XY2ADR) bei einer Kollision der vorgegebenen Richtung, die Bewegungsrichtung innerhalb der Grenzen der zulässigen Abweichung modifizieren und eine Abweichung zulassen oder verhindern. Auch diese Berechnung ist trivial und kann ggf. durch Erweiterung der Lookup-Tabellen durchgeführt werden, in der nachfolgenden Tabelle ist die maximal zulässige Abweichung durch A angegeben:

Laufrichtung	Bewegung in Himmelsrichtung
$y-A = 0$	$x+A > 0 \Rightarrow O$ $x-A < 0 \Rightarrow W$
$y+A > 0$	N
$y-A < 0$	S
$x-A = 0$	$y+A > 0 \Rightarrow N$ $y-A < 0 \Rightarrow S$
$x+A > 0$	O
$x-A < 0$	W

Die Umgebung von x und y wird dabei unscharf, d.h. es ist möglich, daß Bewegungen in entgegengesetzte Himmelsrichtungen zulässig werden, da gleichzeitig $k-A < 0$ UND $k+A > 0$ gelten kann. Dies kann wenn gewünscht eingegengt werden, indem keine Laufrichtung entgegen des Vorzeichens von k zugelassen wird. Ist $k = 0$ sind alle Laufrichtungen zugelassen.

Figur 33 zeigt das Verhalten eines segmentierten Busses. Der Aufbau der Zeichnung entspricht dem bereits bekannten. Ein Senderknoten S_a sendet Daten an den Empfängerkonten E_a , ein weiterer Senderknoten S_b sendet an E_b und ein Letzter S_c an E_c , der auch der Empfängerknoten E_b ist. Dabei treten an den Segmenten 3301 und 3302 Kollisionen auf. Zur optimalen Ausnutzung des Busses (abgesehen davon, daß prinzipiell eine andere Wegführung möglich wäre) werden alle Busse quasi-

permanent aufgebaut; mit Ausnahme der Segmente 3301 und 3302. Diese Segmente arbeiten in dem Modus "Registered" und arbitrieren gemäß dem eingestellten Timeout je einen der anstehenden Busse. Über den jeweiligen Timeout kann die Priorität der einzelnen Busse festgelegt werden. Ein relevanter Bus erhält große "Timeout-Rechte", also lange Zyklen, während einem irrelevanten Bus kurze Zyklen zur Verfügung stehen.

Die bisherigen Beschreibungen der Knoten in den Figuren 23-27 zeigen der Vereinfachung halber nur die Vernetzung in die vier Himmelsrichtungen. Tatsächlich müssen in einem Knoten jedoch zusätzlich jeweils eine konfigurierbare Zelle oder eine Gruppe von konfigurierbaren Zellen aufgeschaltet werden. Die hierfür notwendigen Erweiterungen sind in Figur 34 dargestellt. Die Kennzeichnungen der Knoten entsprechen in Figur 34a der Figur 23 und in Figur 34b der Figur 24; der Anschluß der konfigurierbaren Elemente ist mit Z gekennzeichnet. Die Matrix 2603 ist gemäß Figur 34c zu 3401 zu ändern. Die Änderung der Verschaltung erfolgt entsprechend Fig. 26.

Die vorgestellten Beispiele sind der Verständlichkeit halber auf 2-dimensionale Systeme ausgelegt. Auf Grundlage der vorgestellten Verfahren sind entsprechend komplexe beliebig mehrdimensionale Systeme baubar.

Begriffsdefinition

Address-Lookup Die Adresse wird nicht berechnet, sondern durch "nachsehen" in einem Speicher generiert.

ALU Arithmetisch logische Einheit. Grundeinheit zum Verarbeiten von Daten. Die Einheit kann arithmetische Operationen wie Addition, Subtraktion, unter Umständen auch Multiplikation, Division, Reihenentwicklungen usw. durchführen. Dabei kann die Einheit als ganzzahlige (integer) Einheit oder als Fließkomma-(floating-point)-Einheit gestaltet sein. Ebenfalls kann die Einheit logische Operationen, wie UND, ODER, sowie Vergleiche durchführen.

Aufbauphase Zyklus während dessen ein Bussegment aufgebaut wird.

Arbiter Einheit um Rechte zwischen Signalen zu verteilen.

bidirektional Datenübertragung in beide Richtungen (Quelle/Ziel1 <-> Quelle/Ziel2)

Broadcast Senden von Daten einer PAE an mehrere oder alle Datenempfänger.

Busanforderung Die Anforderung eine Busverbindung zum Datentransfer aufzubauen. (Auch Verbindungsanforderung)

Bussegment Abschnitt eines Bussystems zwischen zwei Knoten

Buszustände Art und Weise wie ein Bus arbeitet. Es wird zwischen zwei Hauptzuständen unterschieden:

Quasi-permanent: Der Bus verhält sich wie eine durchgehende Leitung. Der Bus ist nur von einem Datenpaket verwendbar (bis zu seinem Abriss).

Registered: Zwischen jedem Segment ist ein Register eingeschleift, das die Daten um einen Taktzyklus verzögert. Bei jedem Taktzyklus (abhängig von Timeout) kann ein anderes Datenpaket arbitriert werden.

Eine Mischung der beiden Zustände ergibt den Zustand **Segmentiert**, der beide Vorteile miteinander verbindet.

Datenempfänger Die Einheit(en), die Ergebnisse der PAE weiterverarbeitet/-arbeiten}

Datensender Die Einheit(en), die Daten für die PAE als Operanden zur Verfügung stellt/stellen}

Datentyp Art der Daten: Zeichen, Zahlen, Fließkommazahlen, Signale (boolean), etc.

Dezimaldekoder Wandelt ein binäres Signal in ein Dezimales um.

DFP Datenflußprozessor nach Patent/Offenlegung DE 44 16 881

DISCONNECT Von Timeout-Zählern/Generatoren generiertes Signal zum Abriss eines Busses. Wird an alle Knoten eines Busses geführt.

DPGA Dynamisch konfigurierbare FPGAs. Stand der Technik

EALU Erweiterte arithmetisch logische Einheit. ALU, die um Sonderfunktionen, die zum Betrieb einer Datenverarbeitungseinrichtung gemäß DE 44 16 881 A1 benötigt werden oder sinnvoll sind erweitert wurde. Dies sind insbesondere Zähler.)

Elemente Sammelbegriff für alle Arten von in sich abgeschlossenen Einheiten, welche als Stück in einem elektronischen Baustein zum Einsatz kommen können. Elemente sind also:

- Konfigurierbare Zellen aller Art
- Cluster
- RAM-Blöcke
- Logik
- Rechenwerke
- Register
- Multiplexer
- I/O Pins eines Chips

Enable Freischalten eines Registers oder Zählers.

FPGA Programmierbarer Logikbaustein. Stand der Technik.

Gatter Gruppe von Transistoren, die eine logische Grundfunktion durchführen. Grundfunktionen sind z.B. NAND, NOR, Transmission-Gates.

Geschwindigkeitsoptimiert Ein Bussystem, das meist quasi-permanent aufgebaut ist, eine hohe Priorität besitzt und nicht von anderen Zugriffen beeinflusst wird.

H-Pegel Logisch 1 Pegel, abhängig von der verwendeten Technologie

Knoten Element das mehrere Bussegmente miteinander verbindet und den Verbindungsaufbau aktiv steuert, während des Datentransfers jedoch passiv ist.

konfigurierbares Element Ein konfigurierbares Element stellt eine Einheit eines Logik-Bausteines dar, welche durch ein Konfigurationswort für eine spezielle Funktion eingestellt werden kann. Konfigurierbare Elemente sind somit, alle Arten von RAM-Zellen, Multiplexer, Arithmetische logische Einheiten, Register und alle Arten von interner und externer Vernetzungsbeschreibung etc.

konfigurierbare Zelle Siehe Logikzellen

Konfigurieren Einstellen der Funktion und Vernetzung einer logischen Einheit, einer (FPGA)-Zelle oder einer PAE (vgl. umkonfigurieren).

Ladelogik Einheit zum Konfigurieren und Umkonfigurieren der PAE. Ausgestaltet durch einen speziell an seine Aufgabe angepaßten Mikrokontroller.

Latch Speicherelement, das ein Signal für gewöhnlich während des H-Pegels transparent weiterleitet und während des L-Pegels speichert. In PAEs werden teilweise Latches gebraucht, bei denen die Funktion der Pegel genau umgekehrt ist. Hierbei wird vor den Takt eines üblichen Latch ein Inverter geschaltet.

Logikzellen Bei DFPs, FPGAs, DPGAs verwendete konfigurierbare Zellen, die einfache logische oder arithmetische Aufgaben gemäß ihrer Konfiguration erfüllen.

LookUp-Tabelle (LUT) Tabelle, die einen Wert als Adresse erhält und ein Ergebnis zurückliefert. Beispielsweise wird eine Zahl als Adresse angegeben und deren Sinus wird zurückgegeben.

L-Pegel Logisch 0 Pegel, abhängig von der verwendeten Technologie

M-PLUREG Register in dem die Vernetzung der PAE gesetzt wird. Das Register wird von der PLU beschrieben.

Maske Eine Bitkombination, die angibt, welche Signale einer Quelle weitergeleitet werden und welche Signale unterbrochen (ausmaskiert) werden.

Mischer Einheit zum Verschalten mehrerer Signale nach einer bestimmten Abbildungsvorschrift.

- a) Für gewöhnlich findet eine logische Operation (UND/ODER) statt, oder
- b) die Signale werden zu einem Bus zusammengefaßt, wobei evtl.
- c) mehrere Signalquellen über mehrere Multiplexer selektiv zusammengefaßt werden.

Open-Kollektor Schaltungstechnik, bei der der Kollektor eines Transistors an einem, über einen Pullup auf den H-Pegel gezogenen, Bussignal liegt. Der Emitter der Transistors liegt auf Masse. Schaltet der Transistor, so wird das Bussignal auf den L-Pegel gezogen. Vorteil des Verfahrens ist, daß eine Mehrzahl solcher Transistoren den Bus ohne elektrische Kollision steuern können. Dabei sind die Signale ODER-verküpft, es entsteht das sog. wired-OR.

PAE Processing Array Element: EALU mit O-REG, R-REG, R2O-MUX, F-PLUREG, M-PLUREG, BM-, SM-, Sync-, StateBack- und Power-UNIT.

Partnerknoten Knoten mit dem ein bestimmter Knoten über ein Bussegment Kontakt hat oder aufbauen will.

PLU Einheit zum Konfigurieren und Umkonfigurieren der PAE. Ausgestaltet durch einen speziell an seine Aufgabe angepaßten Mikrokontroller.

Prioritätsart Art und Weise, wie eine Prioritätskennung ausgewertet wird.

Prioritätsdekoder Das Signal mit der höchsten Priorität wird weitergegeben oder freigeschaltet.

Prioritätskennung Angabe der Prioritätsebene (hoch bis nieder) einer Busverbindung.

Priority-Logik Das Signal mit der höchsten Priorität wird weitergegeben oder freigeschaltet.

PullDown Widerstand, der eine Busleitung auf einen L-Pegel zieht.

PullUp Widerstand, der eine Busleitung auf einen H-Pegel zieht.

Quellenoptimiert Ein Bussystem, das meist registered und mit niederen Prioritäten aufgebaut ist, um möglichst vielen Datensendern (Quellen) den Zugriff auf den Bus zu ermöglichen.

Raumkoordinaten Angabe von Punkten mittels eines mehrdimensionalen Koordinatensystemes. Es können **absolute** Koordinaten (exakte Adresse eines Punktes) oder **relative** Koordinaten (relative Entfernung von einem Ausgangspunkt) verwendet werden. Eine Bewegung in **positiver Richtung** erhöht den Zahlenwert einer Koordiante, eine Bewegung in **negativer Richtung** verringert den Zahlenwert einer Koordinate.

RECONFIG Von konfigurierbaren Elementen generiertes Signal das anzeigt, daß die Elemente umkonfiguriert werden können und ihre Aktivität beendet haben. Wird zum Abriss aller beteiligten Busses verwendet und an alle Knoten eines Busses geführt.

Registerbank Zusammenfassung mehrerer in Größer und Funtkion unterschiedlicher Register zu einer Gruppe.

Register-Bypass Leitung zum Umgehen eines Registers, dadurch wird der Synchronisationseffekt des Registers ausgeschaltet.

RELOAD Neuladen eines Zählers mit seinem ursprünglich gesetzten Wert.

Routingtabelle Tabelle innerhalb eines Knotens, die Informationen über aufzubauende Verbindungen enthält.

Round-Robin-Arbiter Arbiter, der der Reihe nach ein Signal nach dem anderen freischaltet. Das aktuell freigeschaltete Signal bekommt die niederste Priorität und wird als Letztes in der Kette dann wieder freigeschaltet. Der Arbiter arbeitet im Kreis.

Sammelschiene Bus auf dem mehrere Bussegmente zusammengeführt werden.

Schmitt-Trigger Fensterkomparator, der über eine Hysterese einem Signal genau einen von zwei Werten zuweist und dadurch die Signalqualität verbessert.

Switching-Tabelle Eine Switching-Tabelle ist ein Ring-Speicher, welcher durch eine Steuerung angesprochen wird. Die Einträge einer Switching-Tabelle können beliebige Konfigurationswörter aufnehmen. Die Steuerung kann Befehle durchführen. Die Switching-Tabelle reagiert auf Triggersignale und konfiguriert konfigurierbare Elemente anhand eines Eintrages in einem Ringspeicher um.

Timeout-Generator Einheit zum Generieren eines Timeouts nach unterschiedlichen Kriterien, wie

- Taktzyklen ohne erfolgten Verbindungsaufbau
- übertragene Datenpakete

- Taktzyklen
- Taktzyklen ohne Übertragung

Timeout Nach Ablauf einer bestimmten Zeit geschieht etwas (ein Vorgang wird begonnen oder unterbrochen).

Timeout-Zähler siehe Timeout-Generator

Tor Schalter, der ein Signal weiterleitet oder sperrt.
Einfacher Vergleich: Relais

unidirektional Datenübertragung in eine Richtungen
(Quelle -> Ziel)

Umkonfigurieren Neues Konfigurieren von einer beliebigen Menge von PAEs während eine beliebige Restmenge von PAEs ihre eigenen Funktionen fortsetzen (vgl. konfigurieren).

Verbindungsanforderung Die Anforderung eine Busverbindung zum Datentransfer aufzubauen. (Auch Busanforderung)

Zellen - Synonym für konfigurierbare Elemente

Zielachse Die X/Y-Achse an der $X = 0$ ist oder $X = \text{Achse}$, bzw. $Y = 0$ oder $Y = \text{Achse}$ ist die Zielachse von X bzw. Y.

Zustandsmaschine Logik, die diversen Zustände annehmen kann. Die Übergänge zwischen den Zuständen sind von verschiedenen Eingangsparametern abhängig. Diese Maschinen werden zur Steuerung komplexer Funktionen eingesetzt und entsprechen dem Stand der Technik

Namenskonvention

Baugruppe	-UNIT
Betriebsart	-MODE
Multiplexer	-MUX
Negiertes Signal	not-
Register für PLU sichtbar	-PLUREG
Register intern	-REG
Schieberegisters	-sft

Funktionskonvention

NICHT-Funktion !

I	Q
0	1
1	0

UND-Funktion &

A	B	Q
0	0	0
0	1	0
1	0	0
1	1	1

ODER-Funktion #, \geq

A	B	Q
0	0	0
0	1	1
1	0	1
1	1	1

TOR-Funktion G

EN	B	Q
0	0	-
0	1	-
1	0	0
1	1	1

Patentansprüche

1. Bussystem für DFPs gemäß DE 44 16 881 A1, sowie Bausteine mit zwei- oder mehrdimensionaler programmierbarer Zellstruktur (der Gattungen FPGA, DPGA, o.dgl.), dadurch gekennzeichnet, daß

- a) das Bussystem aus einer Vielzahl voneinander elektrisch unabhängiger Bussegmente besteht, die über Knoten getrennt sind,
- b) die Knoten Bussegmente aktiv zusammenfügen oder trennen, wobei
 - b1) entweder zum Zusammenfügen mehrere Bussegmente über Tore auf eine, sich innerhalb des Knoten befindende Sammelschiene zusammengeschaltet werden, oder
 - b2) die Zusammenfügung direkt über Schaltelemente, Treiber und/oder Register erfolgt,
- c) jeder Knoten eine Routingtabelle besitzt, in der die Informationen über den Aufbau der Verbindungen gespeichert sind,
- d) jeder Knoten eine Überwachungseinheit besitzt, die selbständig prüft ob eine Verbindung aufgebaut werden kann oder nicht.

2. Bussystem nach Patentanspruch 1, dadurch gekennzeichnet, daß

eine Busverbindung schrittweise aufgebaut wird, wobei der Datensender zunächst nur die Verbindung zu dem mit ihm verbundenen Knoten herstellt, der Knoten dann über seine

Routingtabelle feststellt, welcher ihm benachbarte Knoten für die Verbindung benötigt wird und zu diesem über das verbindende Bussegment Verbindung aufnimmt, sofern dieses nicht bereits von einer anderen Verbindung belegt ist; ist dies der Fall, so wird der Aufbau der Busverbindung abgebrochen oder ausgesetzt; ist dies nicht der Fall, so setzt der angesprochene Knoten den Aufbau der Busverbindung fort.

3. Bussystem nach Patentanspruch 1, dadurch gekennzeichnet, daß
ein Bussegment zur Übertragung eines Datenpaketes aufgebaut wird, wobei der Datensender zunächst die Verbindung zu dem mit ihm verbundenen Knoten herstellt, der Knoten dann über seine Routingtabelle feststellt, welcher ihm benachbarte Knoten für die Verbindung benötigt wird und die Daten über das entsprechende Bussegment weiterleitet, sofern dieses nicht bereits von einer anderen Verbindung belegt ist; ist dies der Fall, so wird der Aufbau der Busverbindung ausgesetzt; ist dies nicht der Fall, werden die Daten in dem Knoten gelöscht und von dem benachbarten Knoten weiterverarbeitet.

4. Bussystem nach Patentanspruch 1-3, dadurch gekennzeichnet, daß
die Adressen der Daten oder der Verbindung in der Lookup-Tabelle eines Knotens auf die Adressen des nächsten Knotens übersetzt werden.

5. Bussystem nach Patentanspruch 1-3, dadurch gekennzeichnet, daß

die Adressen der Daten oder der Verbindung in einer Berechnungseinheit eines Knotens so verrechnet werden, daß entweder die Adresse des nächsten Knotens errechnet wird oder über die Lookup-Tabelle die Adressen des nächsten Knotens generiert werden.

6. Bussystem nach Patentanspruch 1 bis 5, dadurch gekennzeichnet, daß bei einem fehlgeschlagenen Verbindungsaufbau der Aufbau zu einem späteren Zeitpunkt erneut versucht wird.

7. Bussystem nach Patentanspruch 1 bis 6, dadurch gekennzeichnet, daß nach einem erfolgten Verbindungsaufbau die Knoten passiv sind und der Datentransfer ausschließlich von Datensender und Datenempfänger gesteuert werden.

8. Bussystem nach Patentanspruch 1 bis 6, dadurch gekennzeichnet, daß ein Knoten aktiv die Daten zu dem nächsten Knoten überträgt und die Synchronisation übernimmt.

9. Bussystem nach Patentanspruch 1 bis 8, dadurch gekennzeichnet, daß weder Datensender noch Datenempfänger, weder während des Verbindungsaufbaus noch des Betriebs, Kenntniss über das Bussystem haben und keinerlei aktiven Eingriff auf die Knoten nehmen.

10. Bussystem nach Patentanspruch 1 bis 9, dadurch gekennzeichnet, daß die Knoten und deren Routingtabellen von einer Ladelogik konfiguriert und umkonfiguriert werden.
11. Bussystem nach Patentanspruch 1 bis 10, dadurch gekennzeichnet, daß über die Routingtabellen Rückmeldungen an die Ladelogik gesendet werden können.
12. Bussystem nach Patentanspruch 1 bis 11, dadurch gekennzeichnet, daß ein Knoten Daten an mehrere andere Knoten gleichzeitig versenden kann (Broadcasting), wobei die Synchronisationssignale der empfangenden Knoten einstellbar boolsche verknüpft und einstellbar maskiert an den sendenden Knoten zurückgegeben werden.
14. Verfahren zur Übertragung von Daten in DFPS gemäß DE 44 16 881 A1, sowie Bausteine mit zwei- oder mehrdimensionaler programmierbarer Zellstruktur (der Gattungen FPGA, DPGA, o.dgl.), dadurch gekennzeichnet, daß die Übertragung der Daten segmentweise auf einem mehrdimensionalen Bussystemen erfolgt, wobei die Segmente beliebig zusammengeschaltet werden können und die Datenübertragung synchronisiert erfolgt.
15. Verfahren nach Anspruch 14 dadurch gekennzeichnet, daß

die Segmente der Busse fest zu einem durchgängigen unverzögerten Bussystem zusammengeschaltet werden.

16. Verfahren nach Anspruch 14 dadurch gekennzeichnet, daß die Segmente der Busse durch Register zeitverzögert und arbitriert verschaltet werden.

17. Verfahren nach Anspruch 14 bis 16 dadurch gekennzeichnet, daß die beide Verschaltungsverfahren gemäß den Absprüchen 15 und 16 bei einer Verbindung vorkommen.

18. Verfahren nach Anspruch 14 bis 17 dadurch gekennzeichnet, daß der Aufbau eines Busses durch Lookup-Tabellen gesteuert wird, in denen die Verbindungsdaten abgelegt sind, wobei in jeder Lookup-Tabelle der Eintrag der nachfolgenden Tabelle referenziert ist.

19. Verfahren nach Anspruch 14 bis 17 dadurch gekennzeichnet, daß der Aufbau des eines Busses durch die Angabe einer eindeutigen berechenbaren relativen oder absoluten Adresse des Zieles erfolgt.

20. Verfahren nach Anspruch 14 bis 17 und 19 dadurch gekennzeichnet, daß eine vorliegende Aufbaurichtung nur gewechselt wird, wenn die Zielachse erreicht ist.

21. Verfahren nach Anspruch 14 bis 17 und 19 dadurch gekennzeichnet, daß
eine vorliegende Aufbaurichtung gewechselt wird, sobald eine Blockade in der vorliegenden Aufbaurichtung auftritt.
22. Verfahren nach Anspruch 14 bis 17 und 19 dadurch gekennzeichnet, daß
kein Aufbau entgegen der Aufbaurichtung und über die Zielachse hinaus erfolgt.
23. Verfahren nach Anspruch 14 bis 17 und 19 dadurch gekennzeichnet, daß
ein Aufbau entgegen der Aufbaurichtung und über die Zielachse hinaus erfolgen kann, sofern sich die Abweichung innerhalb eines fest vorgegebenen Raumes bewegt.
24. Verfahren nach Anspruch 14 bis 23 dadurch gekennzeichnet, daß
die beide Aufbauverfahren gemäß den Absprüchen 18 und 19 bei einer Verbindung vorkommen.
25. Verfahren nach Anspruch 14 bis 24 dadurch gekennzeichnet, daß
beim Auftreten mehrere Anforderungen an einem Knoten die Anforderungen arbitriert werden.
26. Verfahren nach Anspruch 14 bis 25 dadurch gekennzeichnet, daß

beim Auftreten mehrere Anforderungen eine Mehrzahl von Anforderungen zeitgleich behandelt werden.

27. Verfahren nach Anspruch 14 bis 26 dadurch gekennzeichnet, daß

Daten über ein Bussegment an einen nächsten Knoten gesendet werden und der nächste Knoten die Daten bestätigt.

28. Verfahren nach Anspruch 14 bis 26 dadurch gekennzeichnet, daß

Daten über ein Bussegment an mehrere nächsten Knoten gesendet werden und die nächsten Knoten die Daten bestätigen, wobei die Bestätigungssignale beliebig in boolescher Algebra verknüpft werden.

29. Verfahren nach Anspruch 14 bis 26 und 28 dadurch gekennzeichnet, daß

Daten über ein Bussegment an mehrere nächsten Knoten gesendet werden und die nächsten Knoten die Daten bestätigen, eine Maske zum ausmaskieren einzelner Bestätigungssignale existiert.

30. Verfahren nach Anspruch 14 bis 28 dadurch gekennzeichnet, daß

die beide Übertragungsverfahren gemäß den Absprüchen 27 und 28 bei einer Verbindung vorkommen.

31. Verfahren nach Anspruch 14 bis 30 dadurch gekennzeichnet, daß

ein bestehender Bus aufgrund eines Abriß-Signales aufgelöst wird, das an alle beteiligten Knoten geleitet wird.

32. Verfahren nach Anspruch 14 bis 31 dadurch gekennzeichnet, daß
ein Abriß-Signal aufgrund einer Zeitüberschreitung von einem oder mehreren Knoten generiert wird und an alle beteiligten Knoten geleitet wird.

33. Verfahren nach Anspruch 14 bis 32 dadurch gekennzeichnet, daß
eine Zeitüberschreitung aufgrund eines Zeitraums erfolgt, indem keine Daten übertragen wurden.

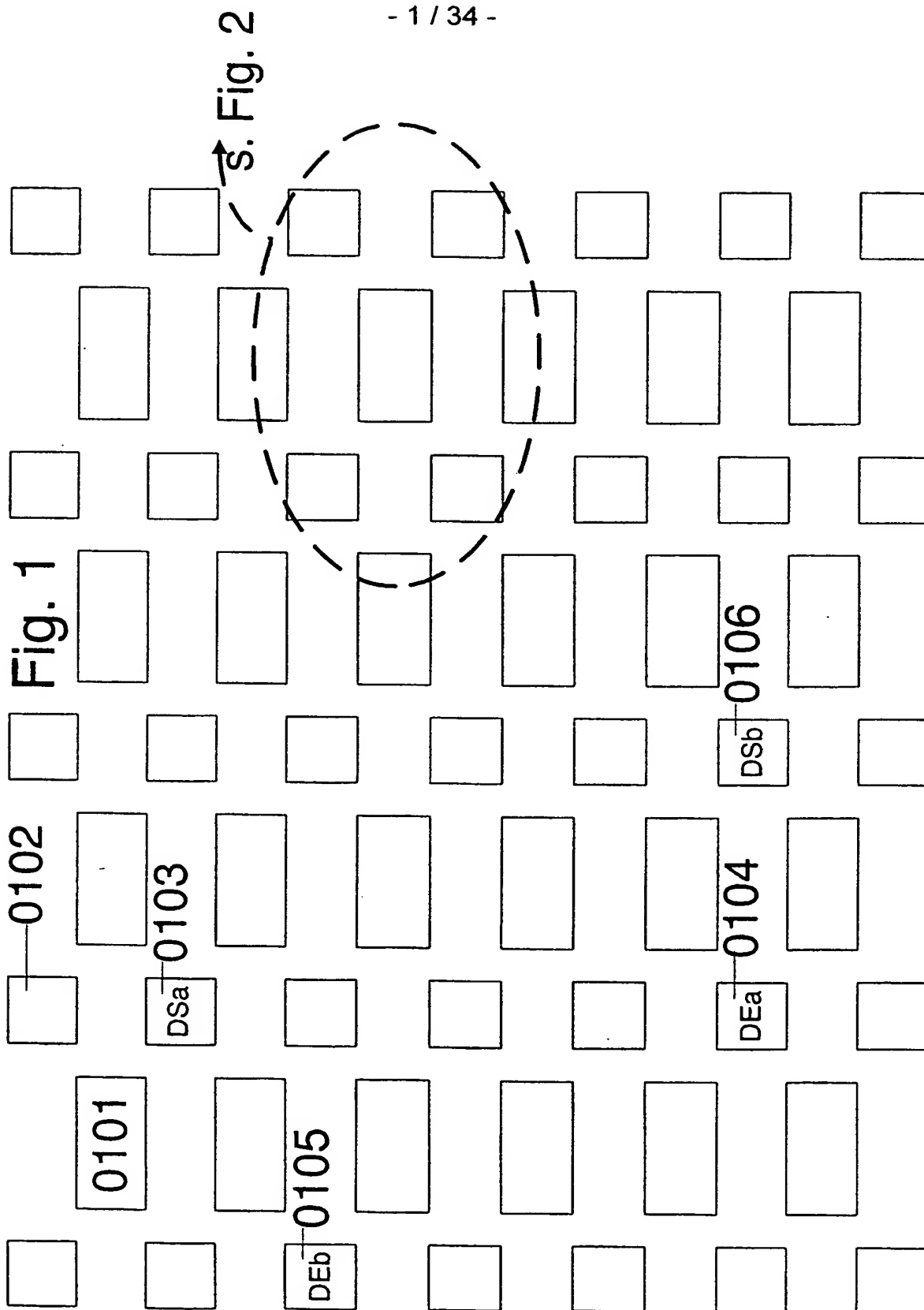
34. Verfahren nach Anspruch 14 bis 32 dadurch gekennzeichnet, daß
eine Zeitüberschreitung aufgrund eines Zeitraums erfolgt, indem Daten übertragen wurden.

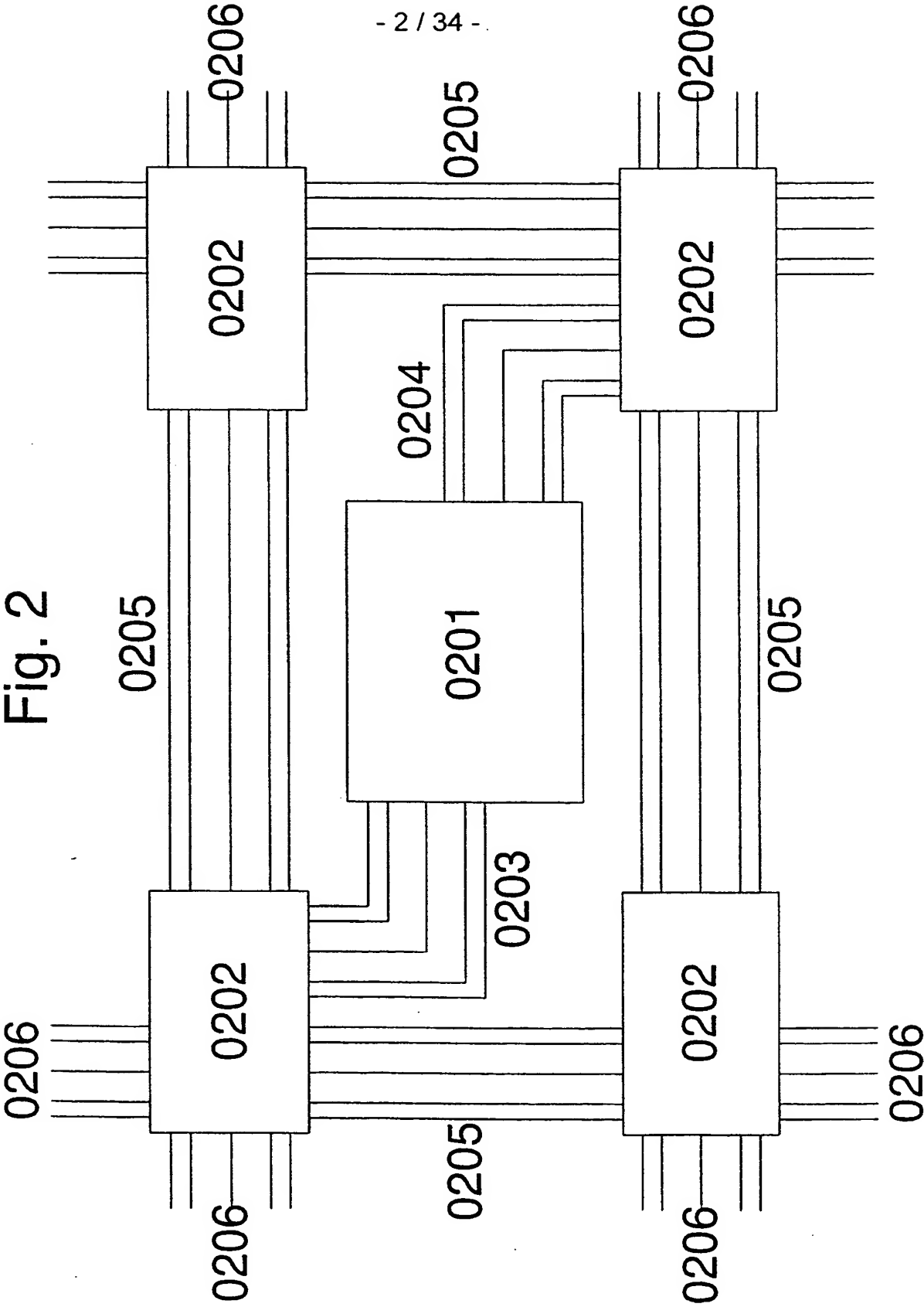
35. Verfahren nach Anspruch 14 bis 32 dadurch gekennzeichnet, daß
eine Zeitüberschreitung aufgrund der übertragenen Datenmenge erfolgt.

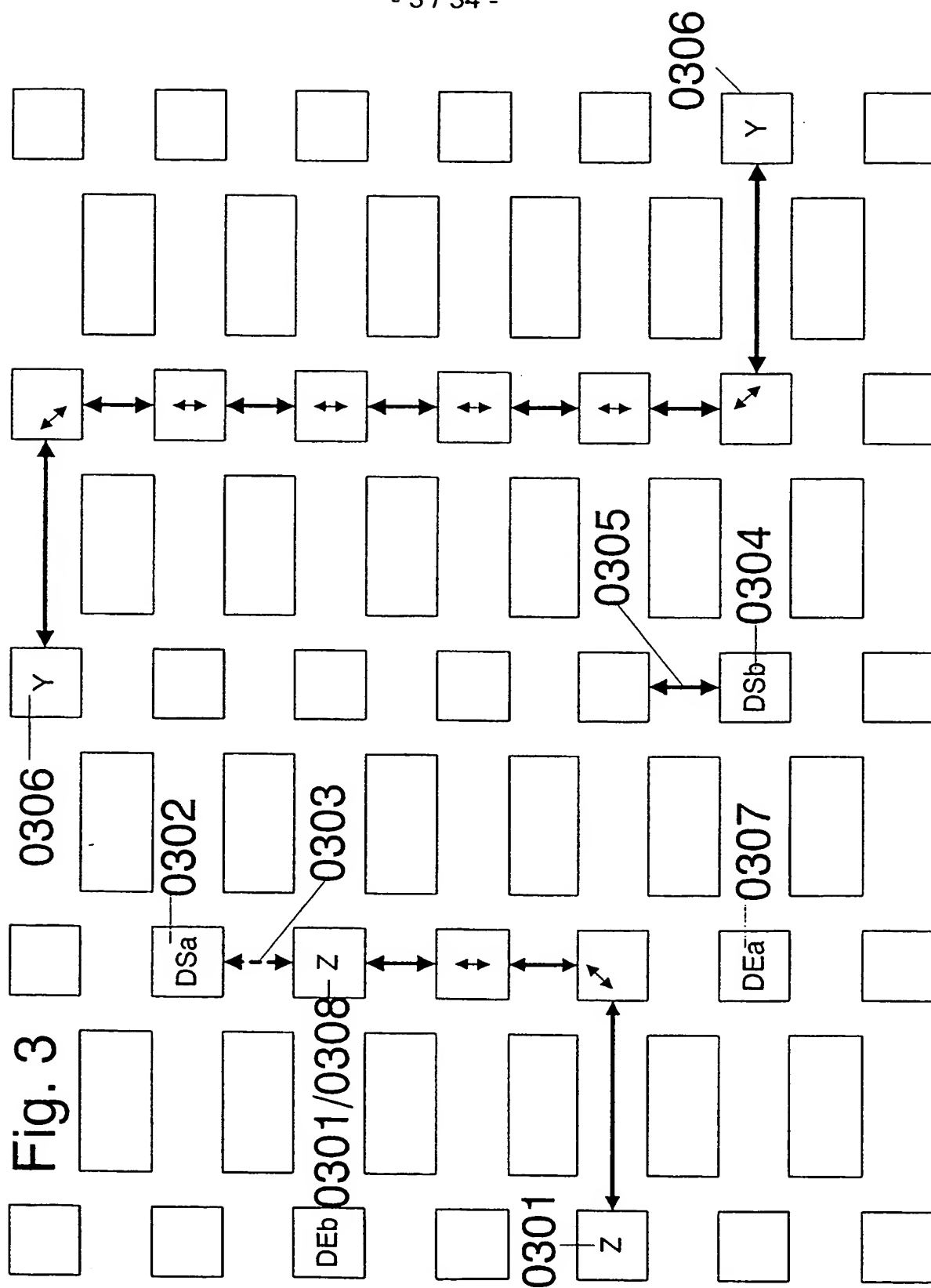
36. Verfahren nach Anspruch 14 bis 32 dadurch gekennzeichnet, daß
eine Zeitüberschreitung nicht möglich ist.

37. Verfahren nach Anspruch 14 bis 36 dadurch gekennzeichnet, daß
das verwendete Zeitüberschreitungsverfahren für jedes
Bussegment gemäß den Ansprüchen 33 bis 36 selektiv gewählt
wird.

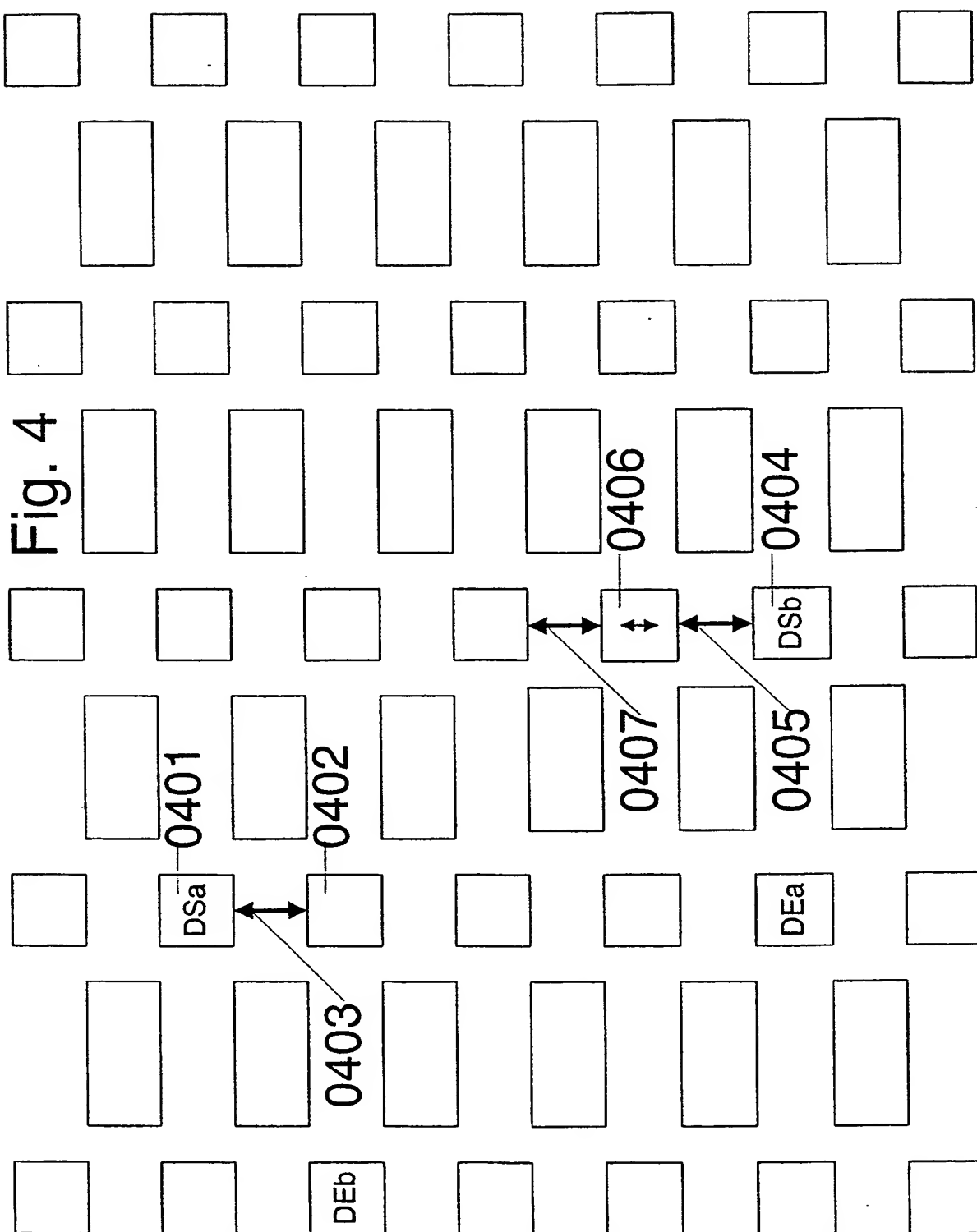
- 1 / 34 -



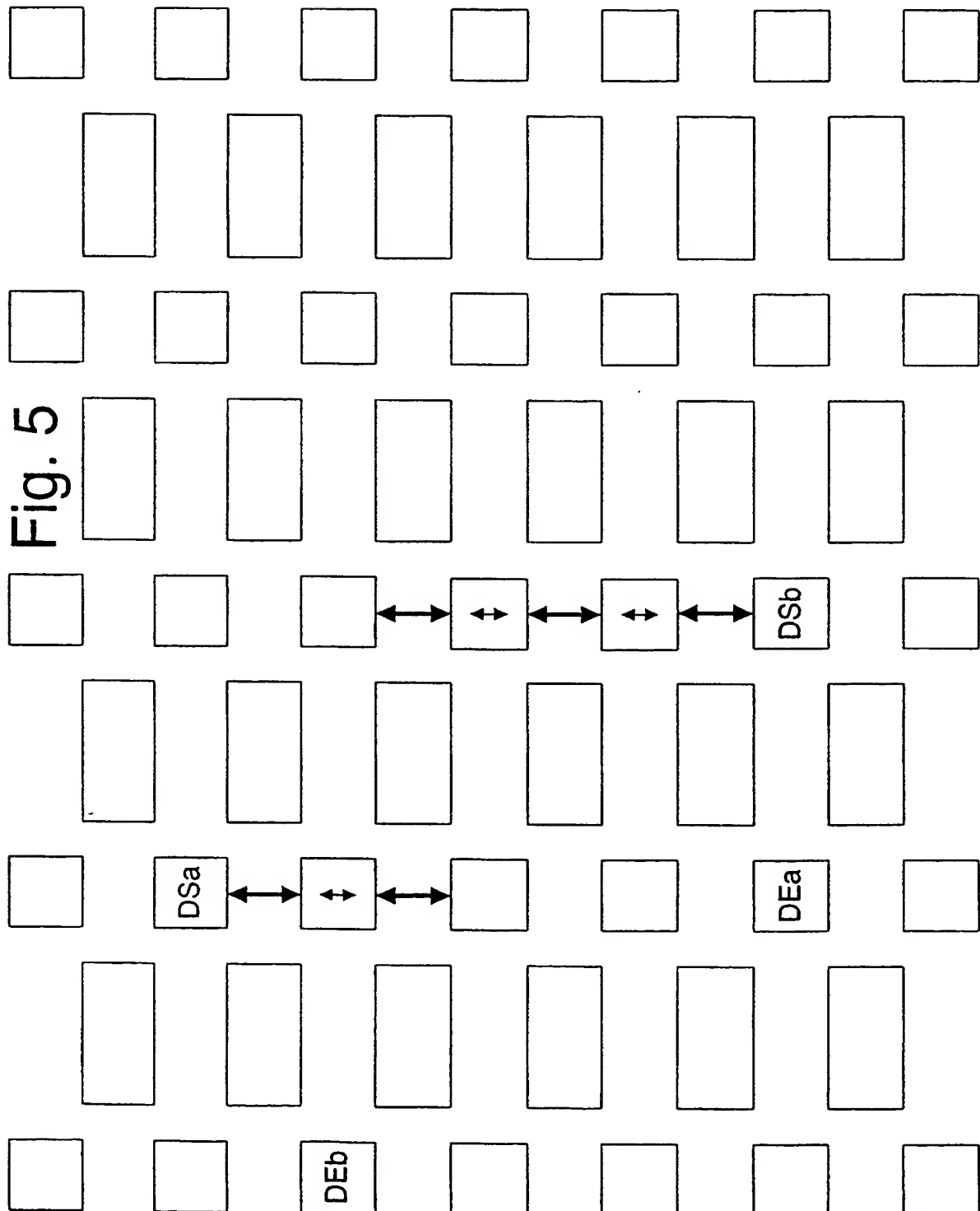


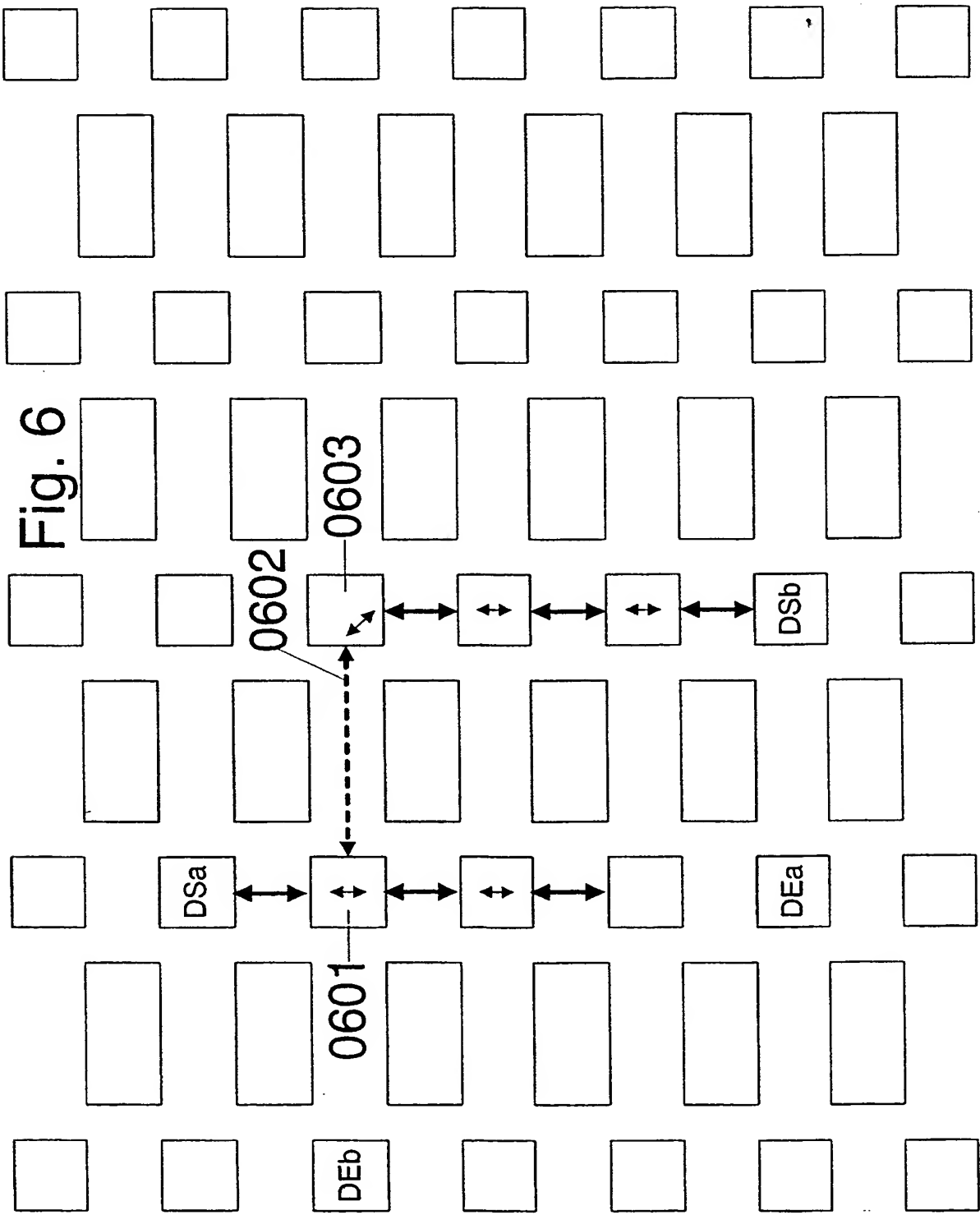


- 4 / 34 -

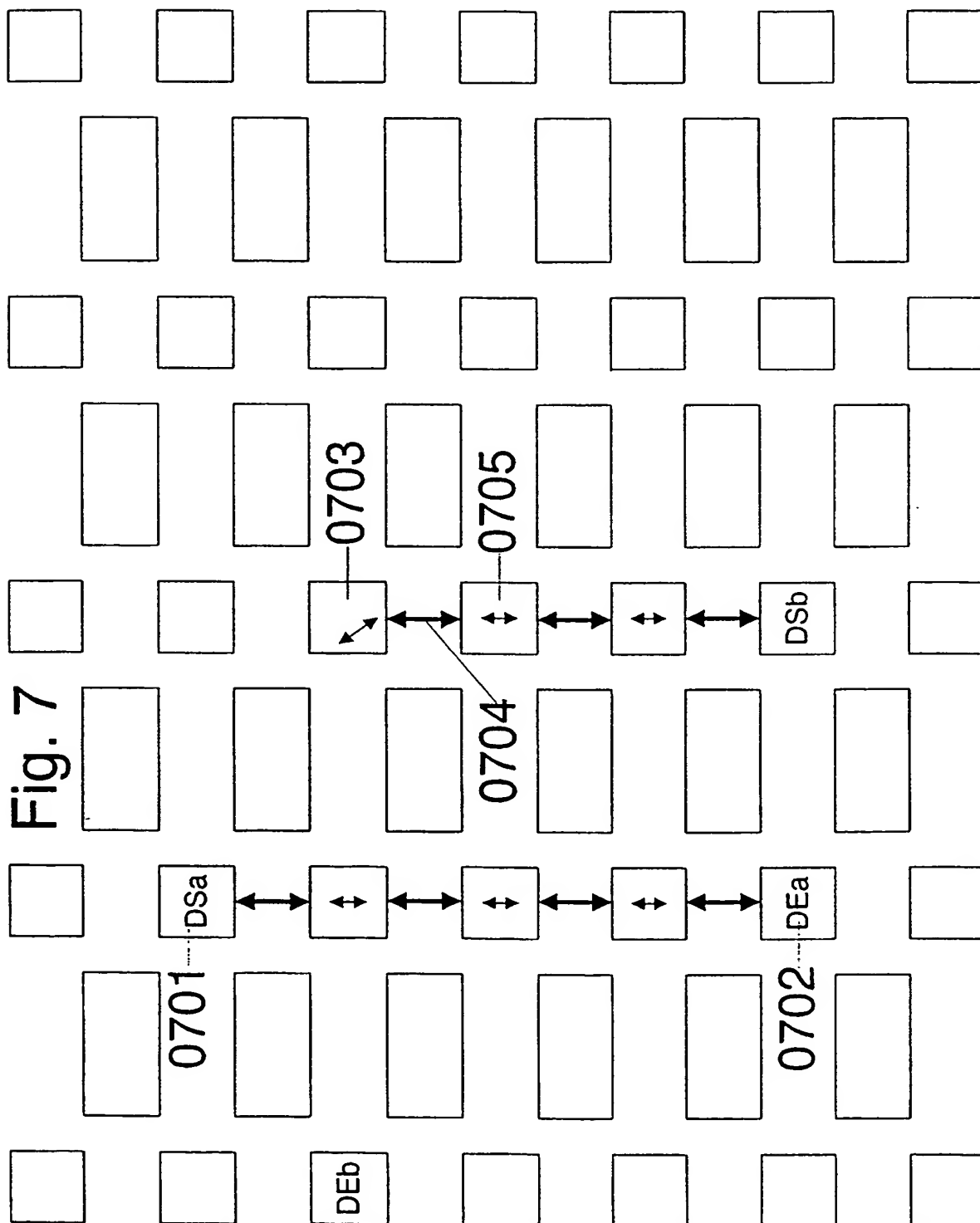


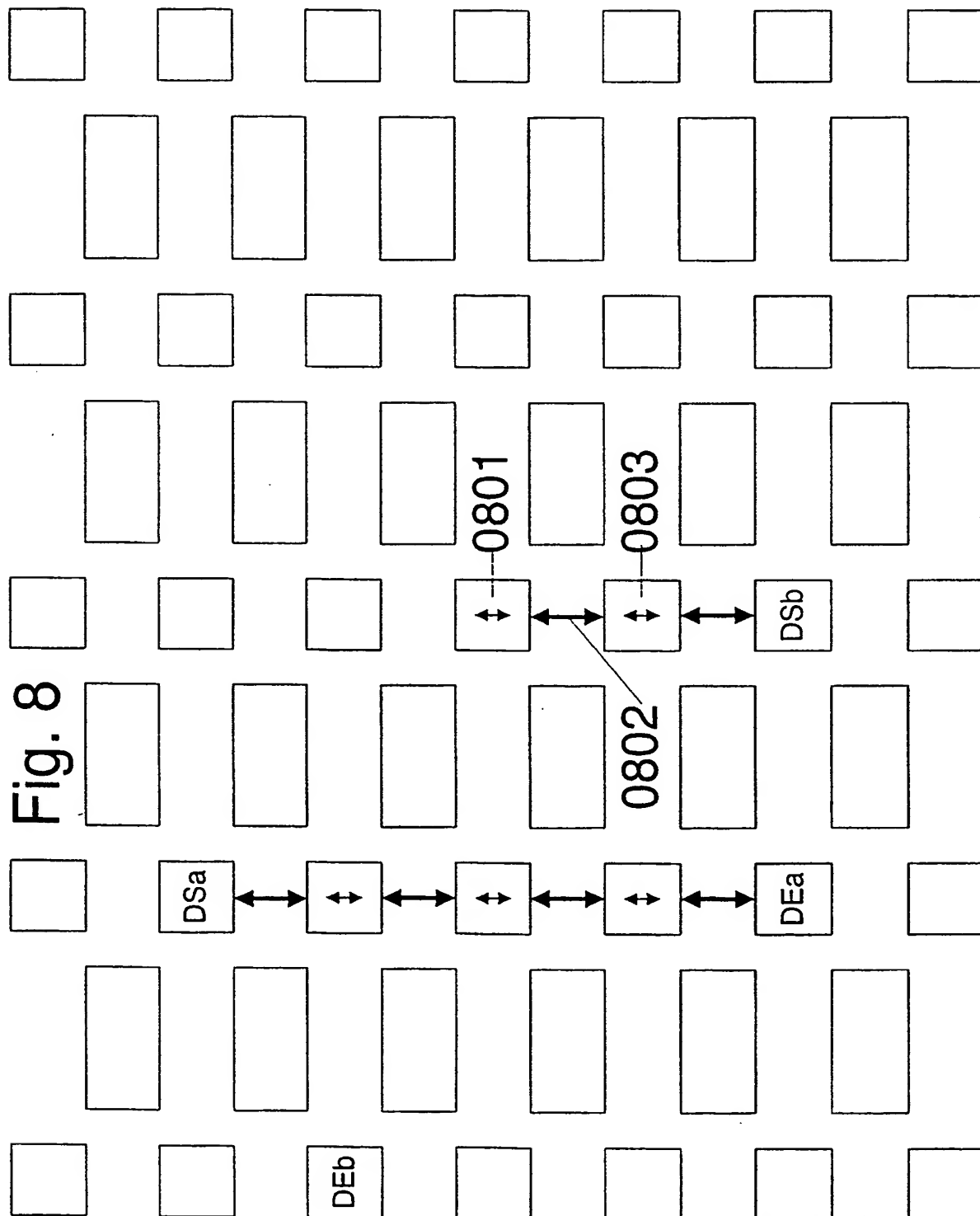
- 5 / 34 -



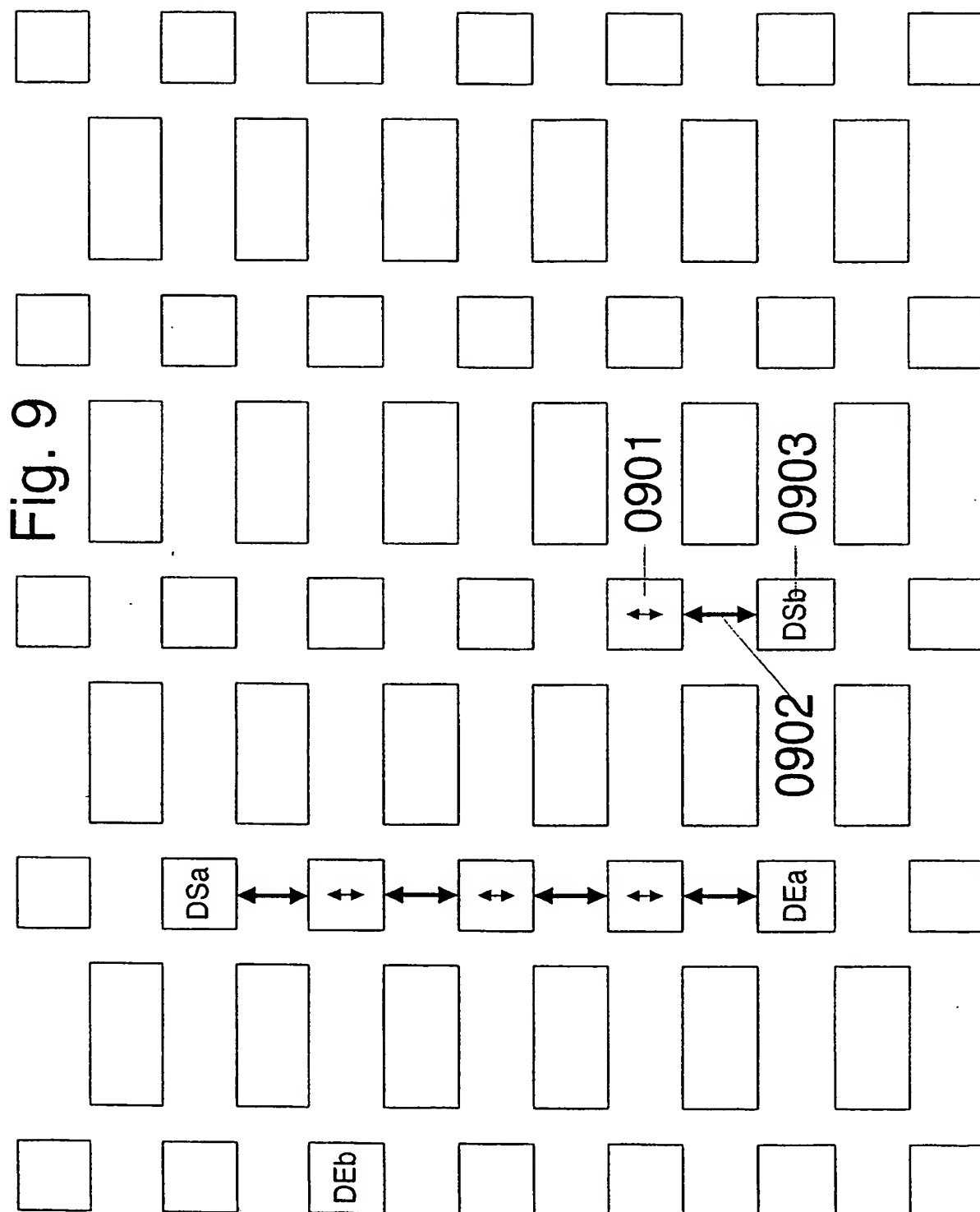


- 7 / 34 -

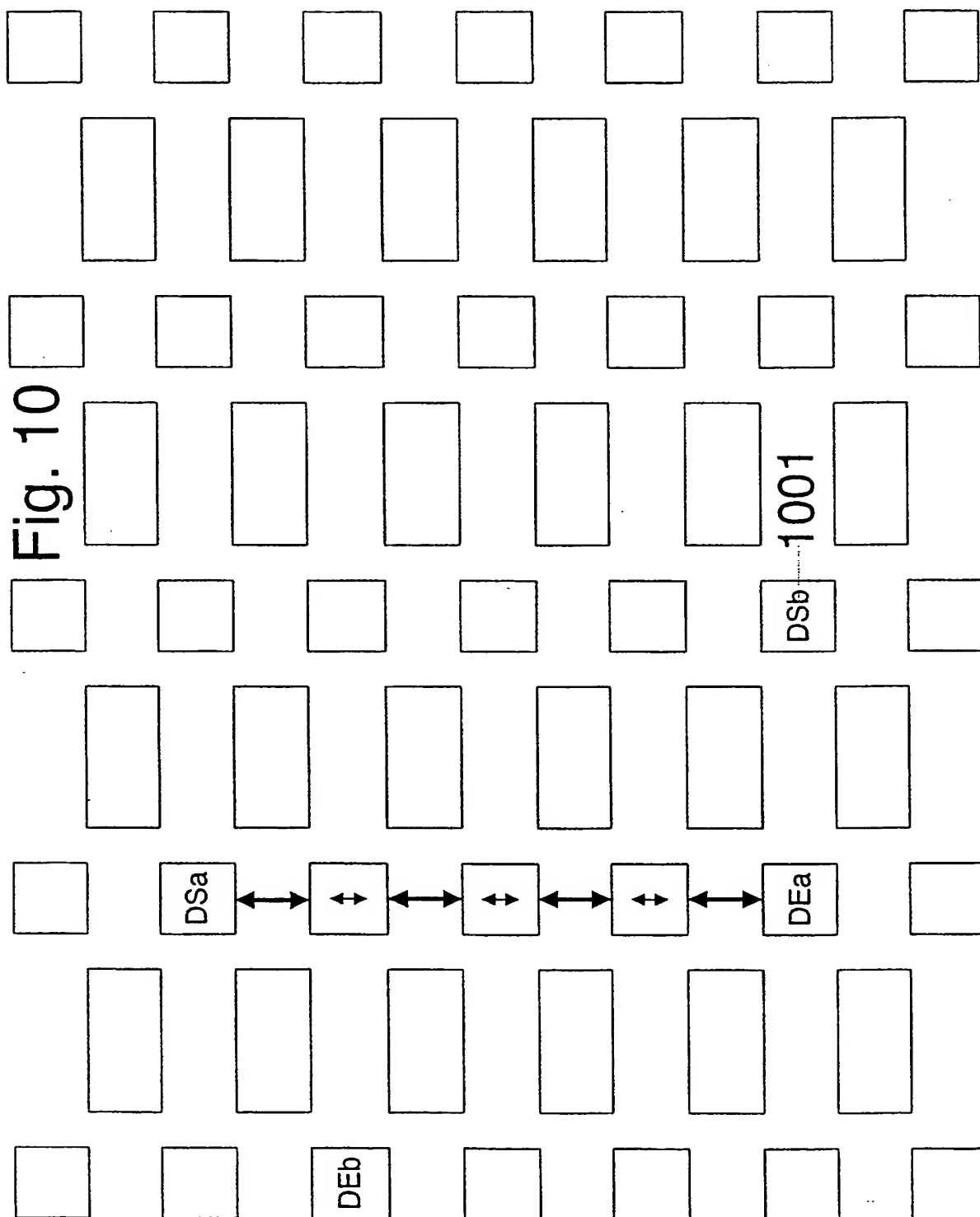




- 9 / 34 -



- 10 / 34 -



- 11 / 34 -

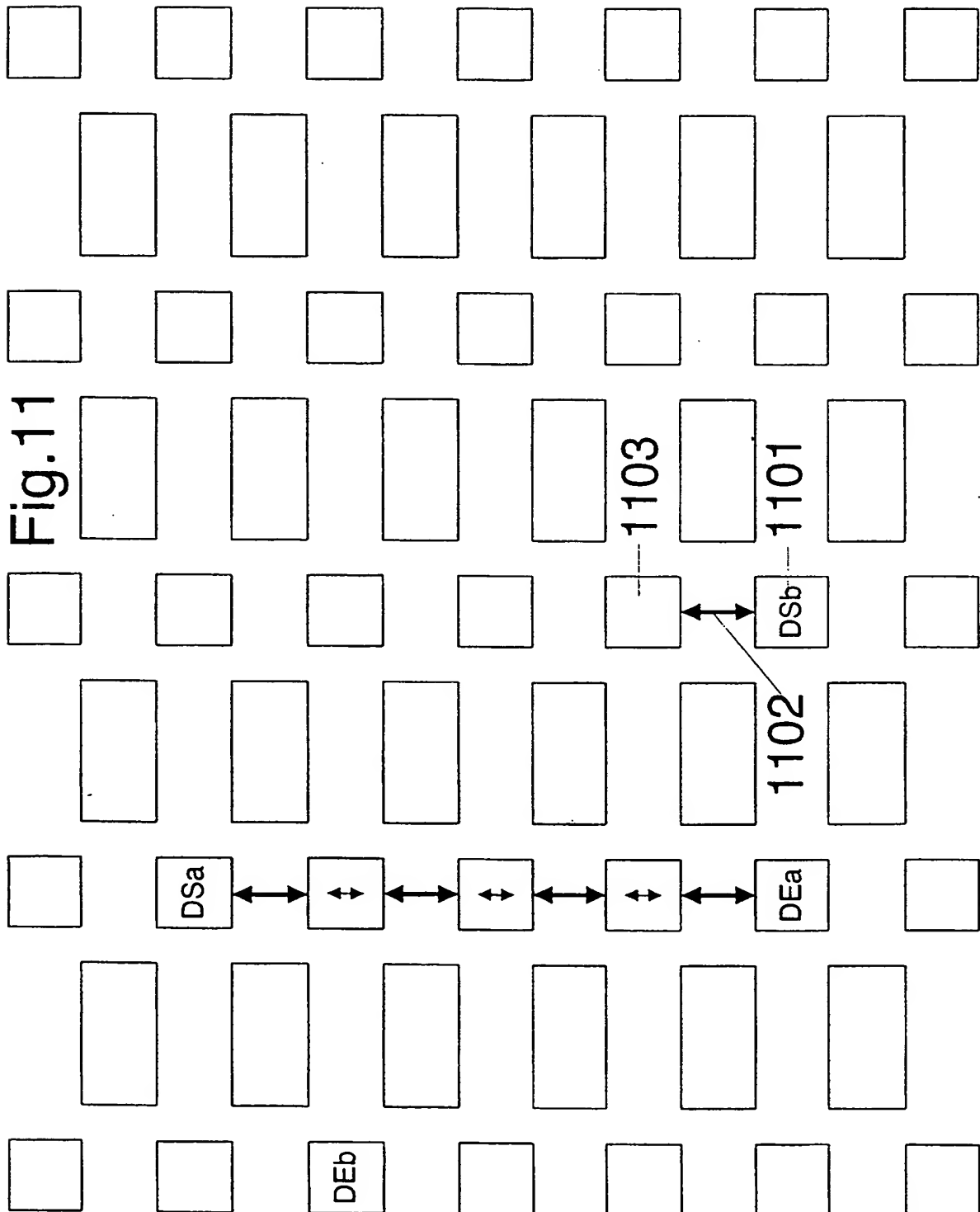
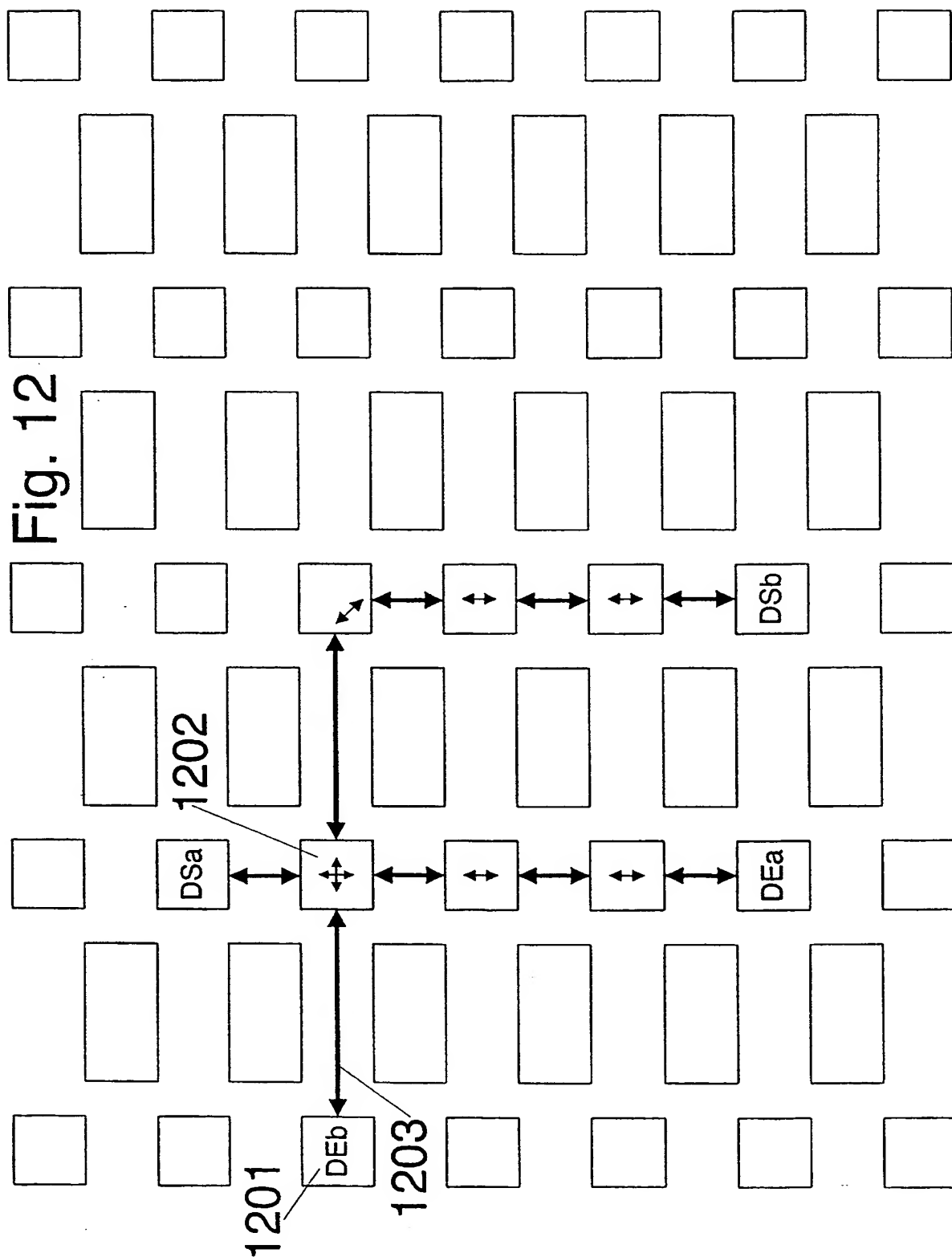
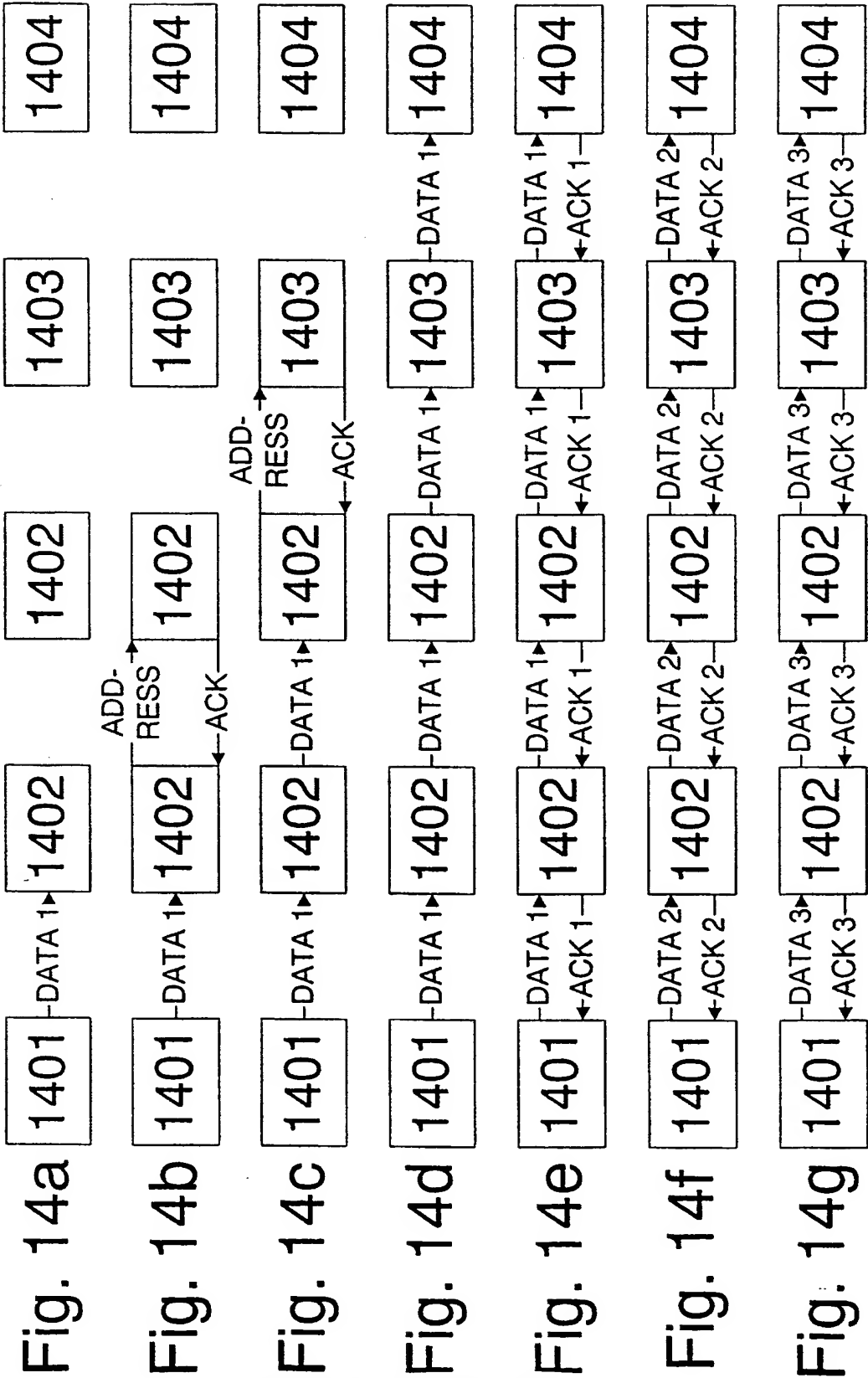


Fig. 12





- 15 / 34 -

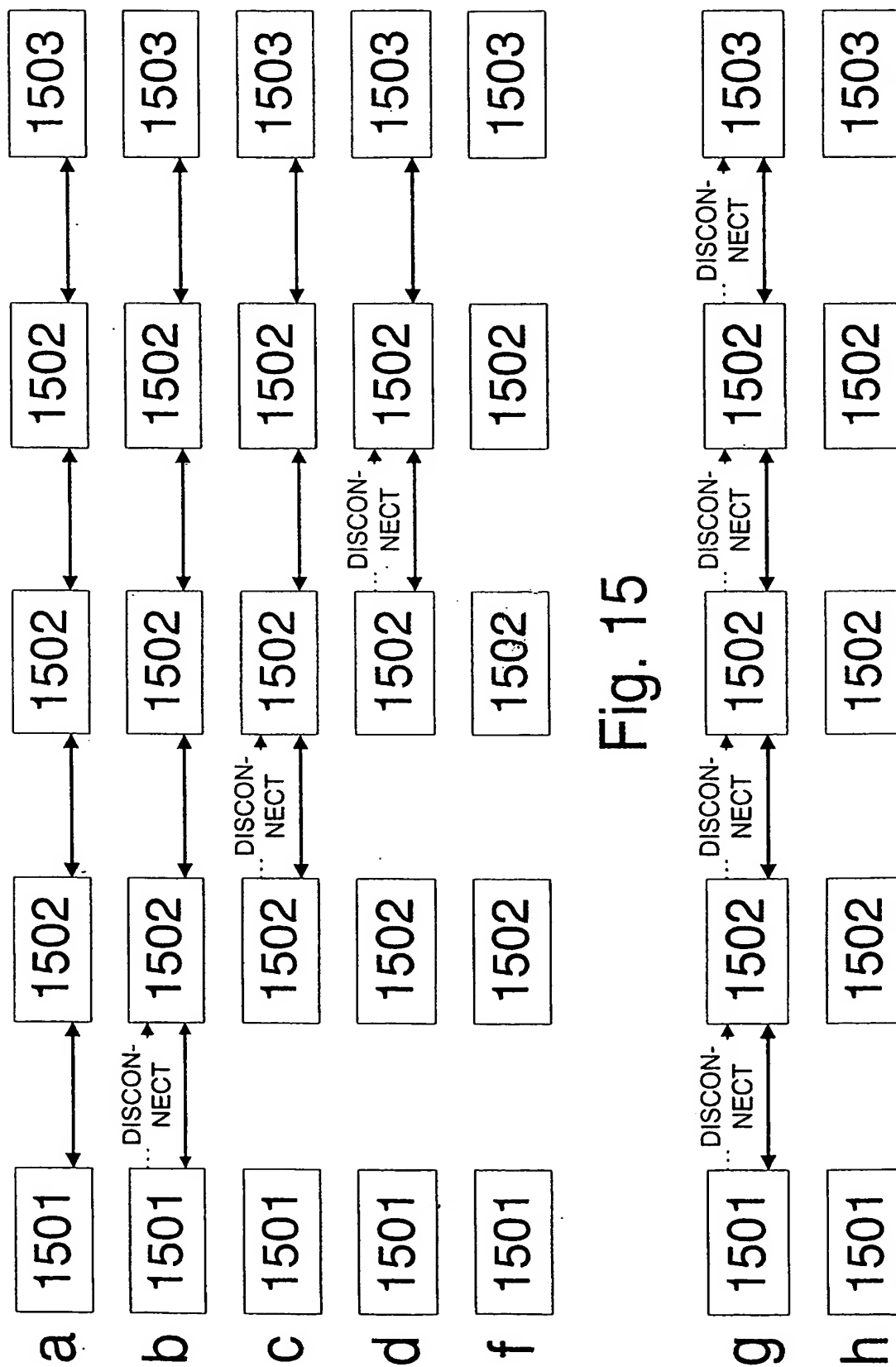


Fig. 15

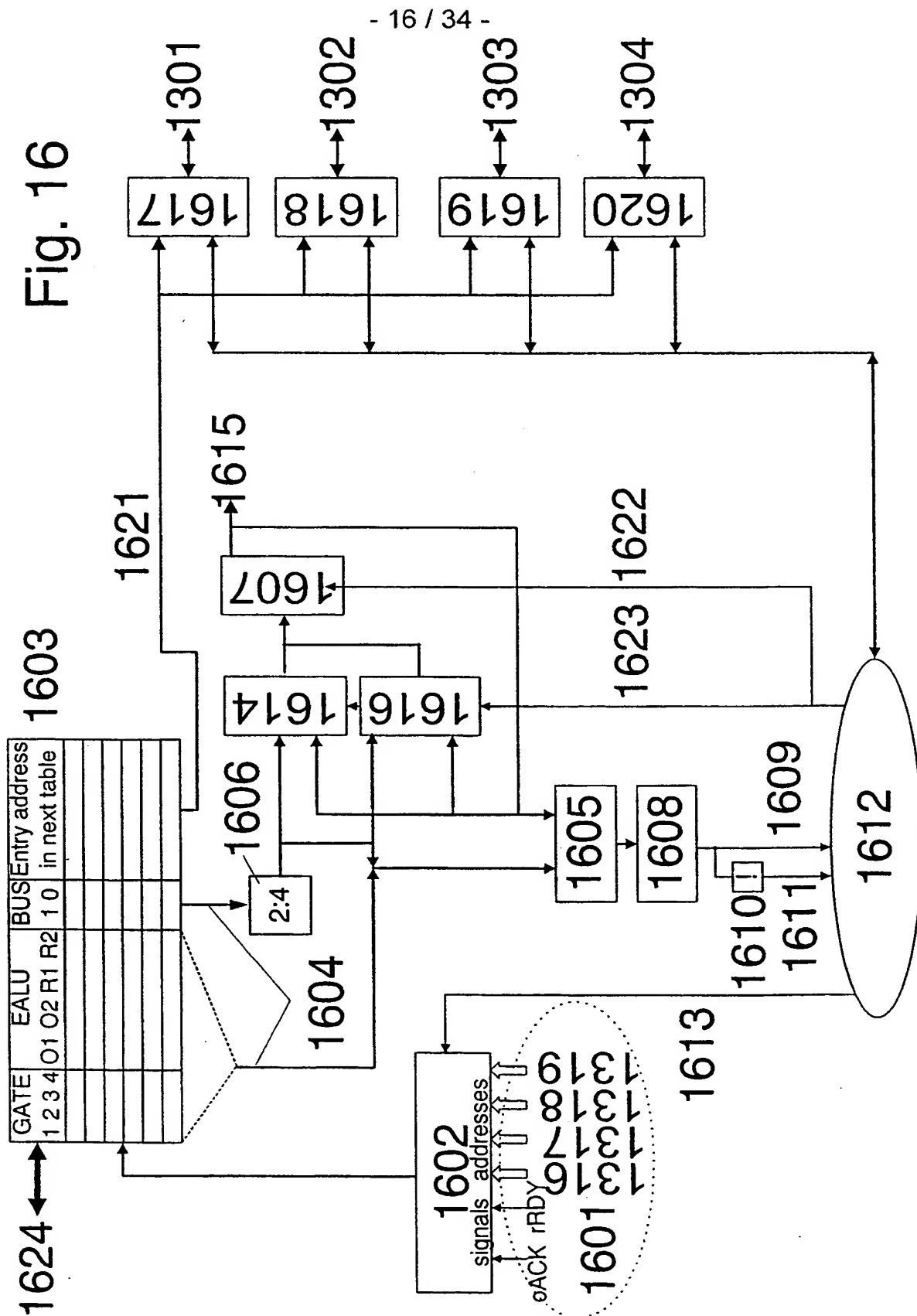
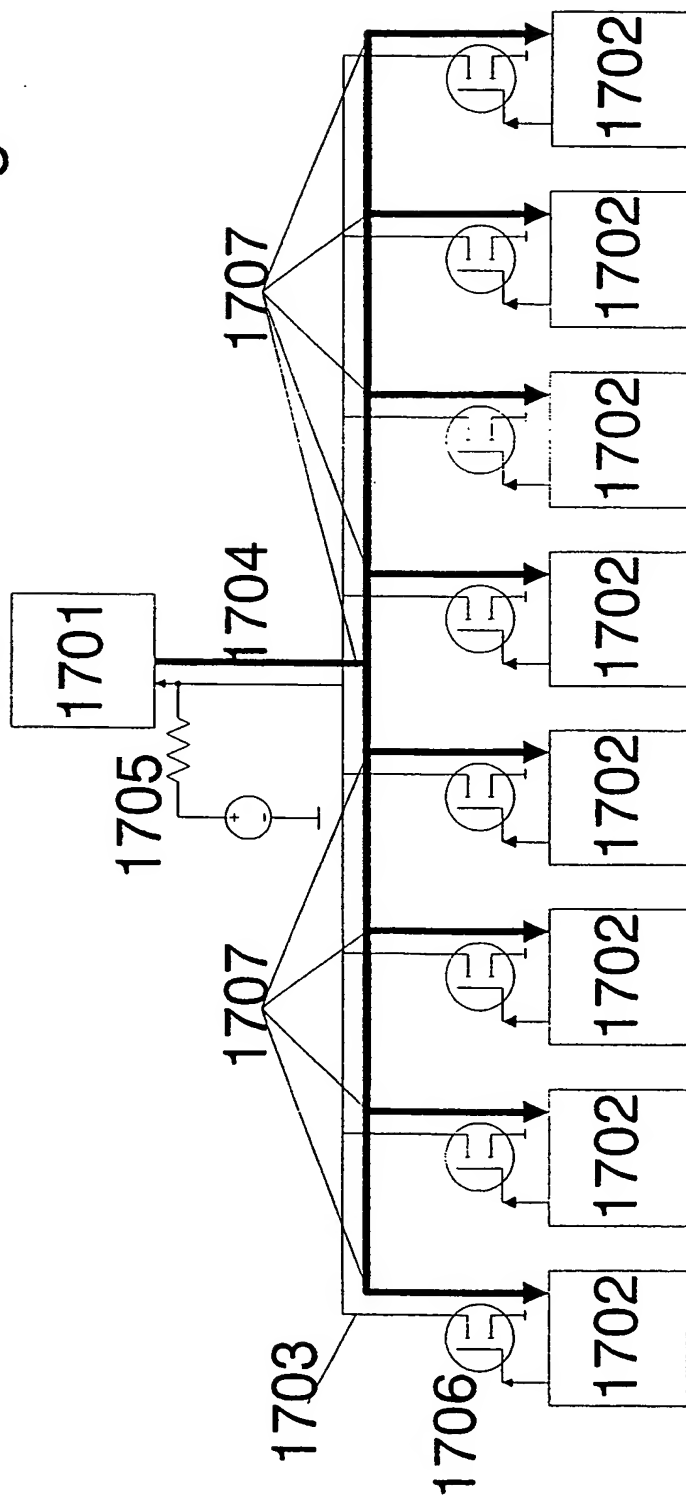
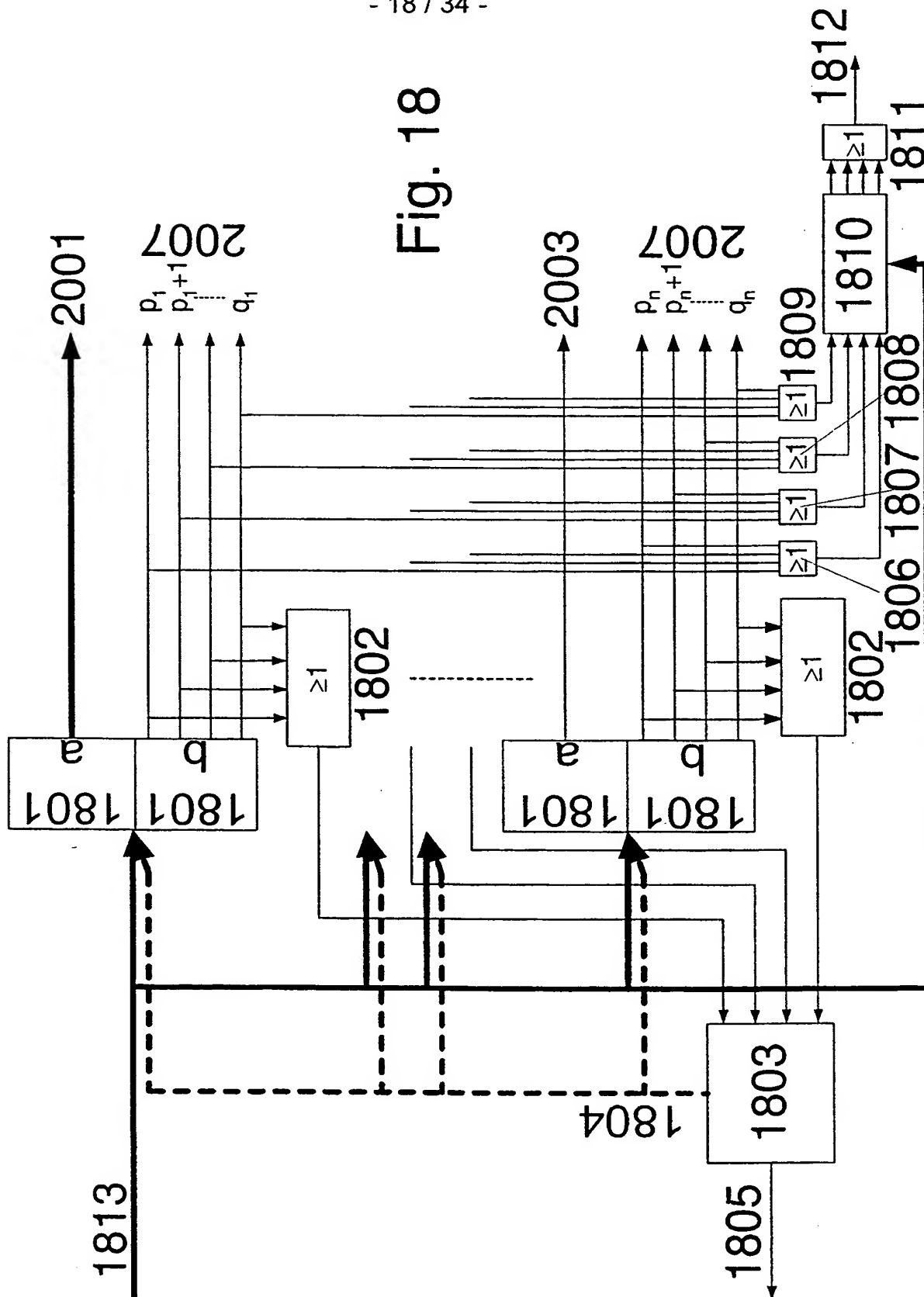


Fig. 17



- 18 / 34 -

Fig. 18



- 19 / 34 -

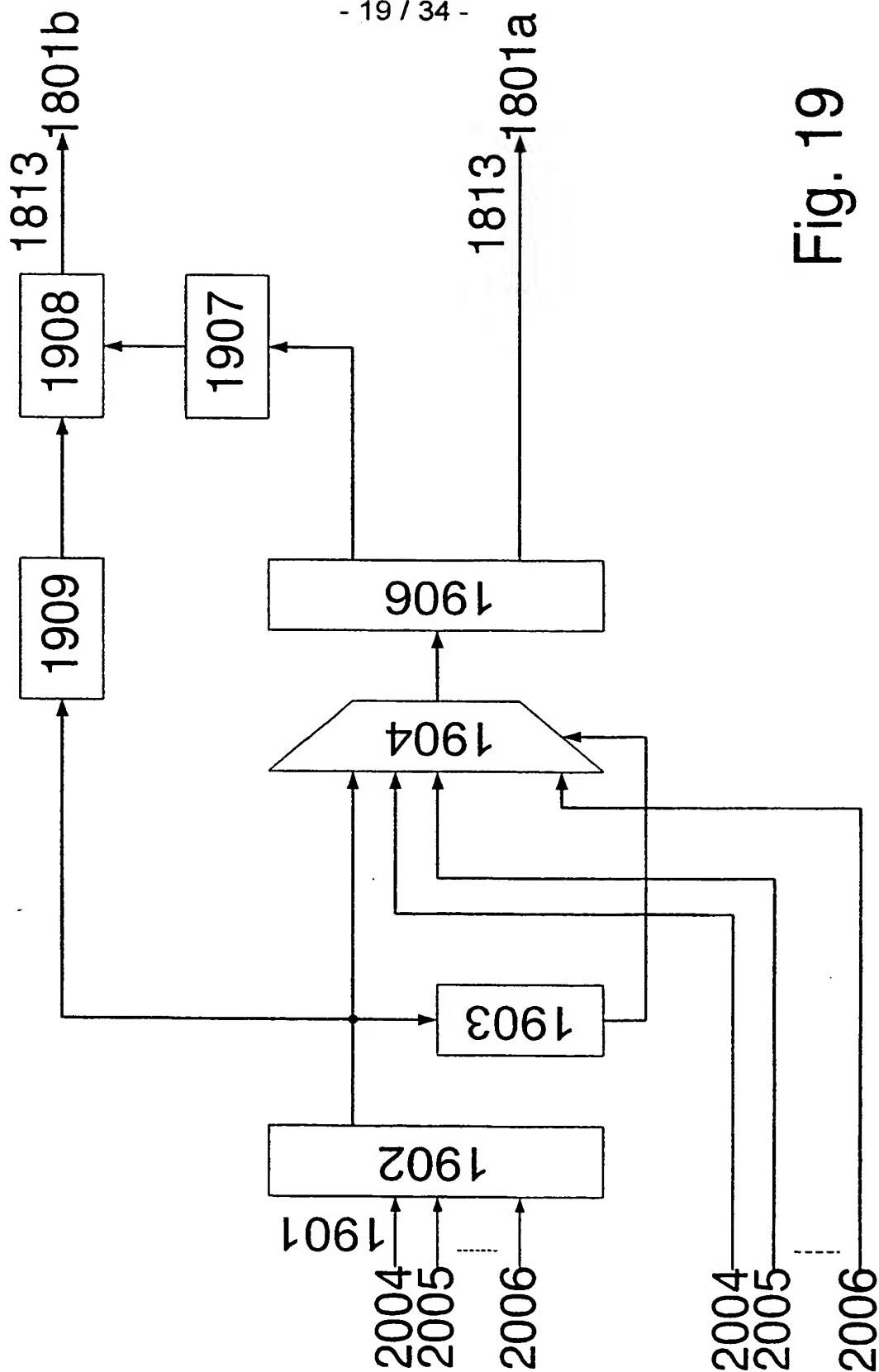
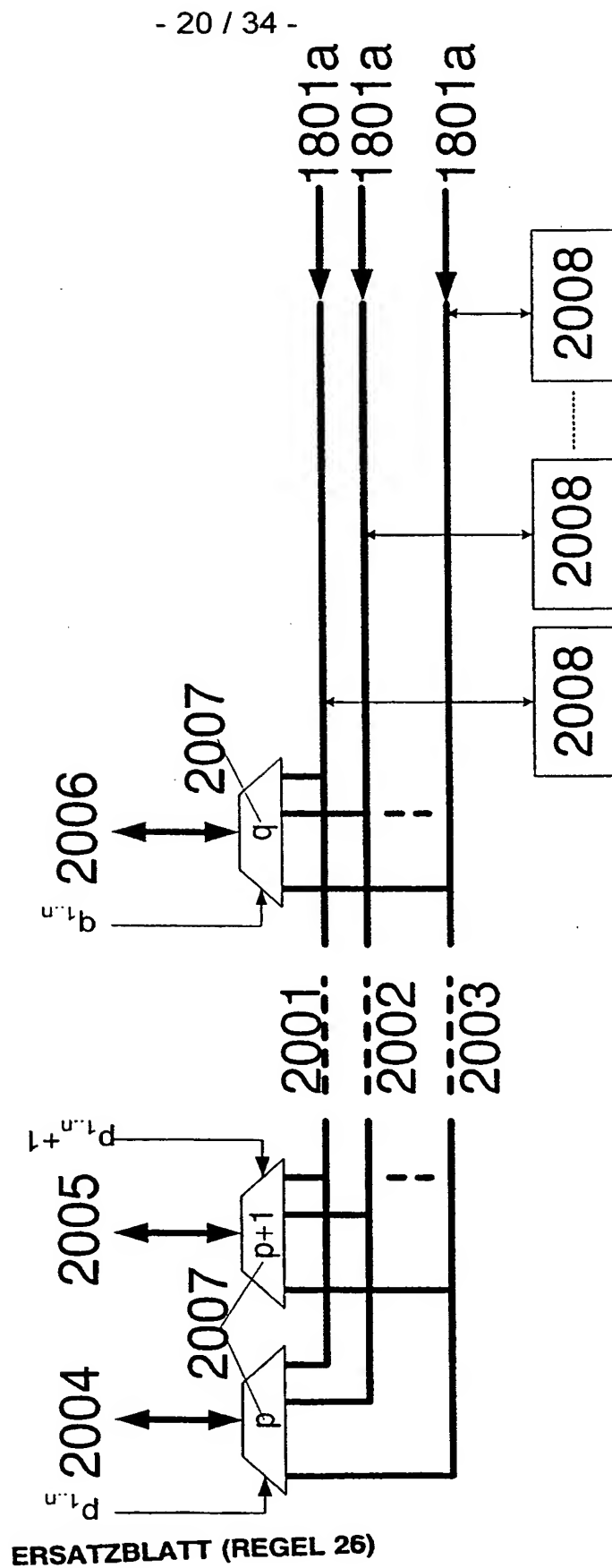


Fig. 19

Fig. 20



- 21 / 34 -

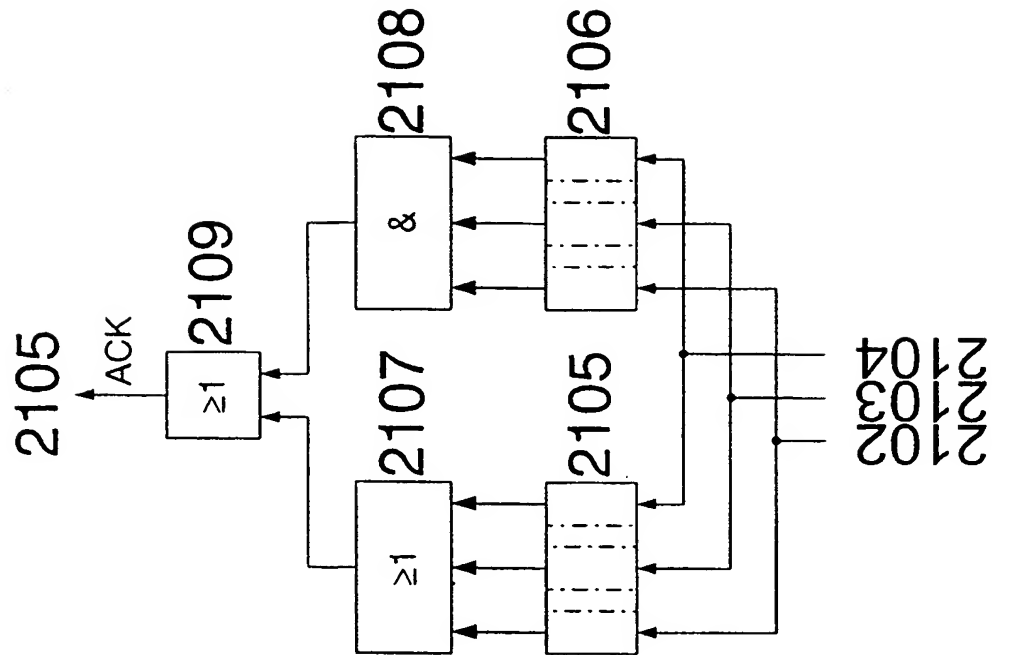
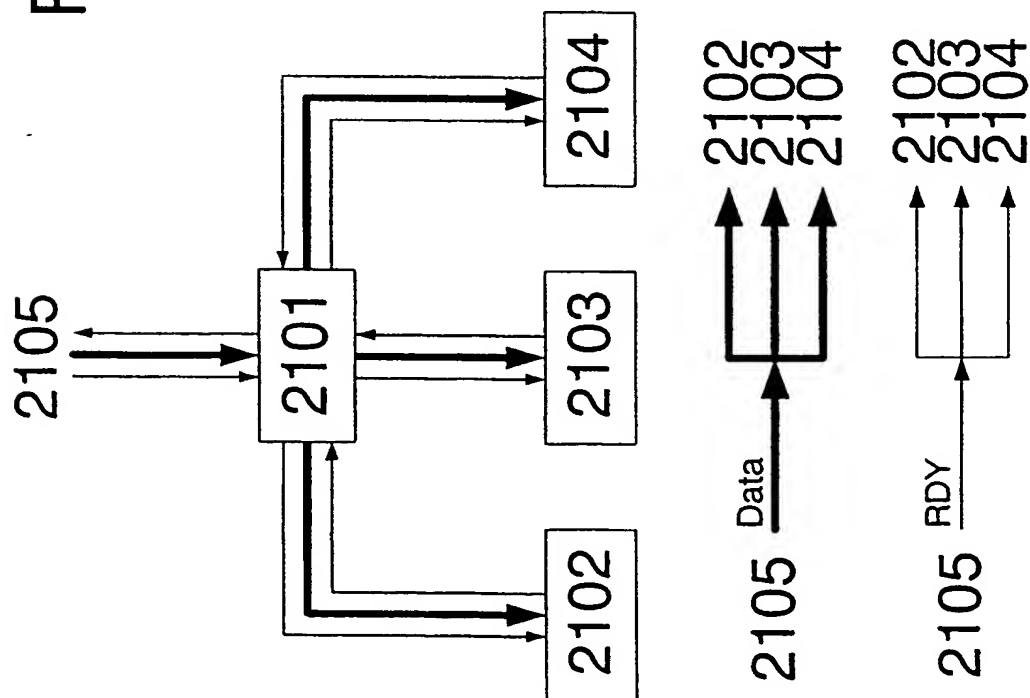
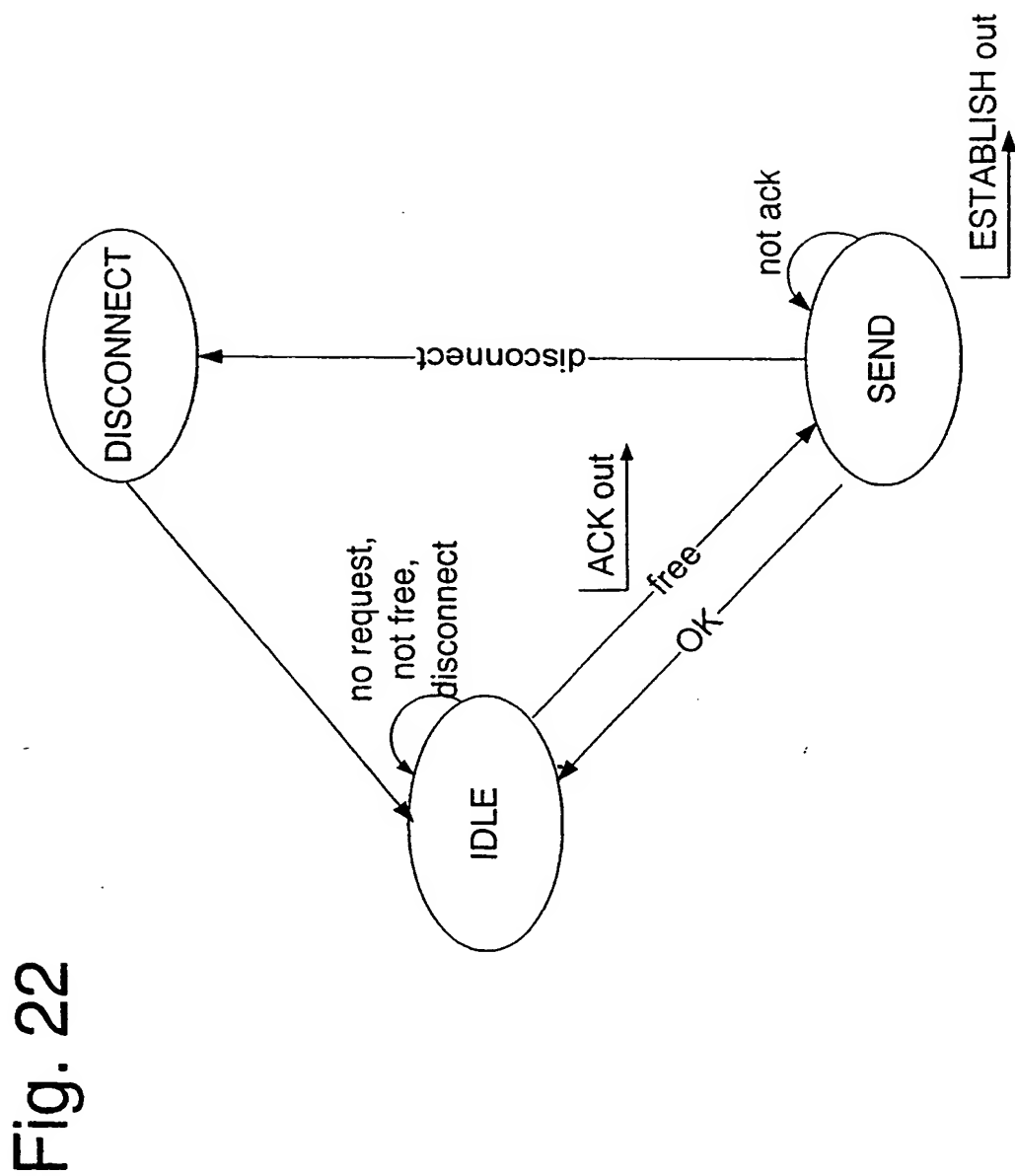
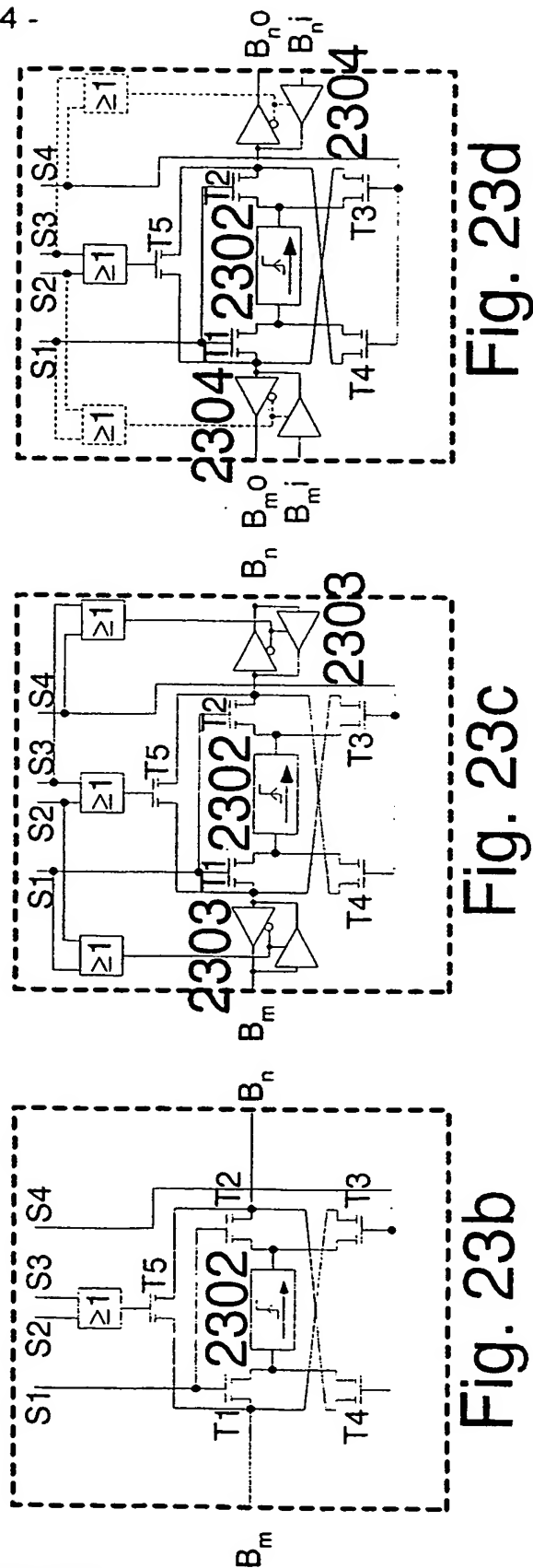
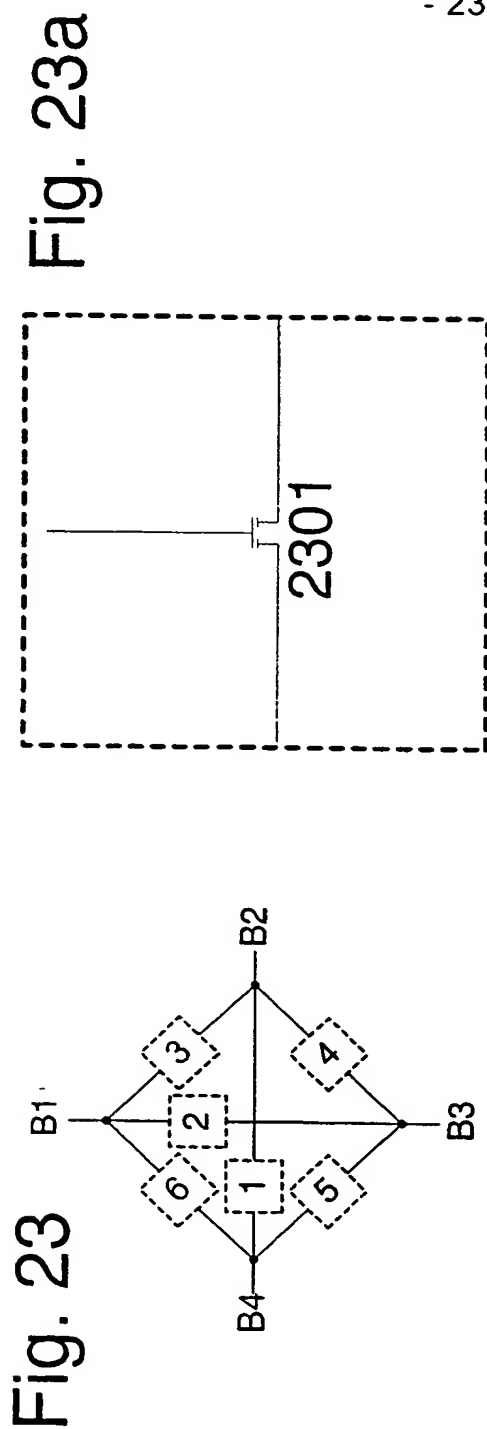


Fig. 21



- 22 / 34 -





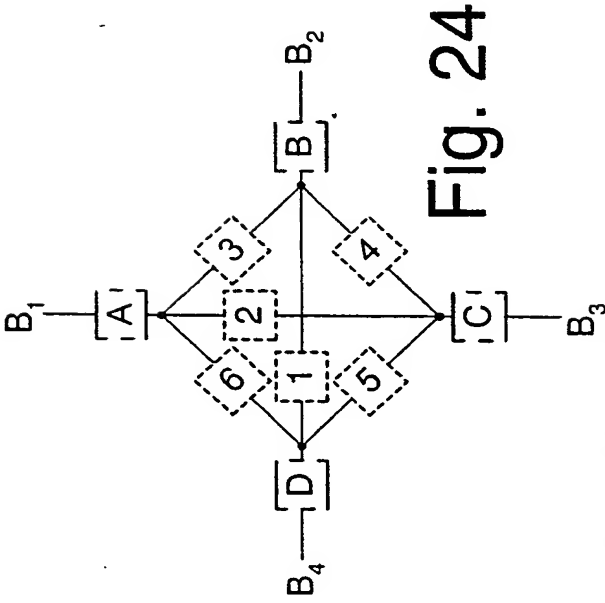


Fig. 24

Fig. 24a

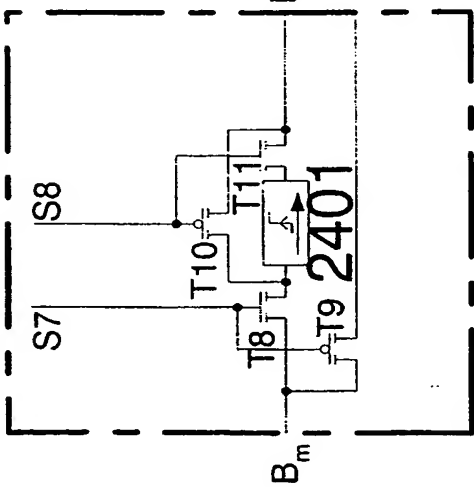
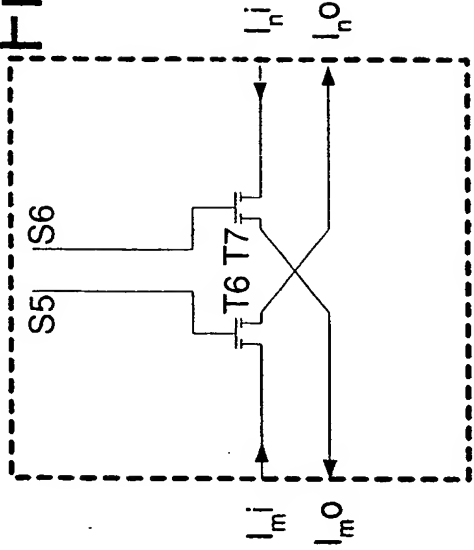


Fig. 24b

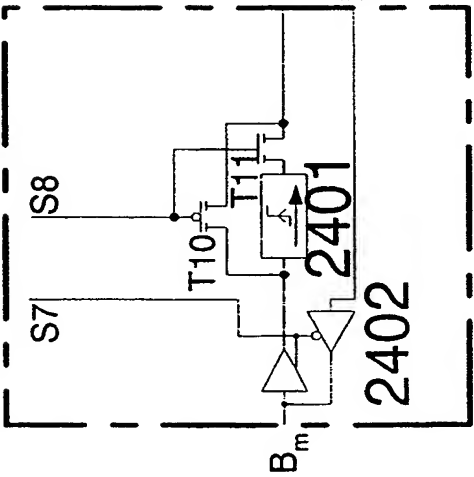


Fig. 24c

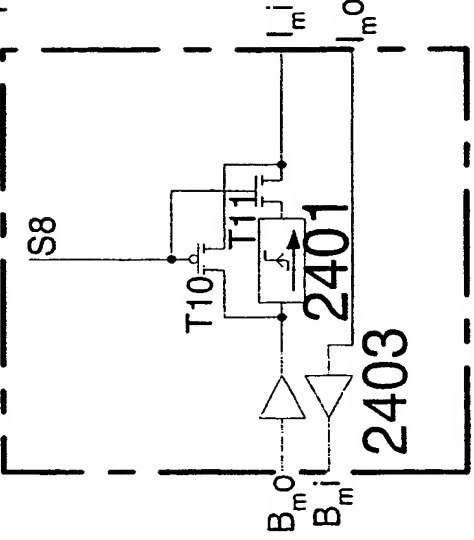
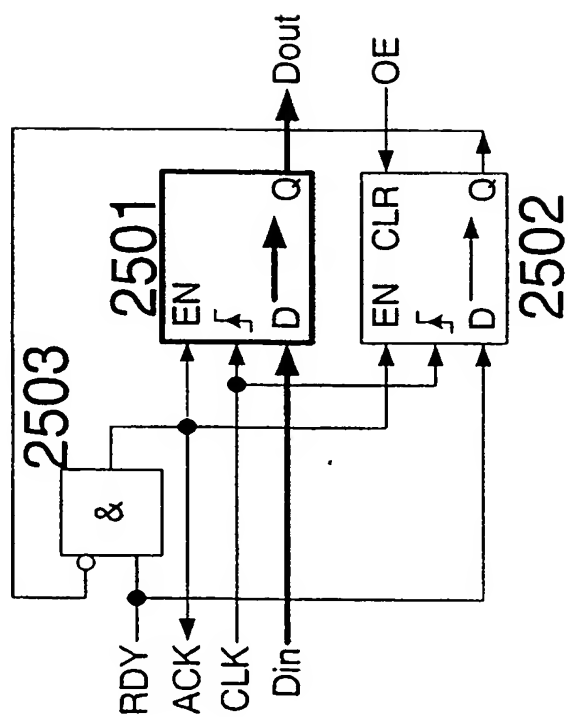


Fig. 24d

- 25 / 34 -

Fig. 25



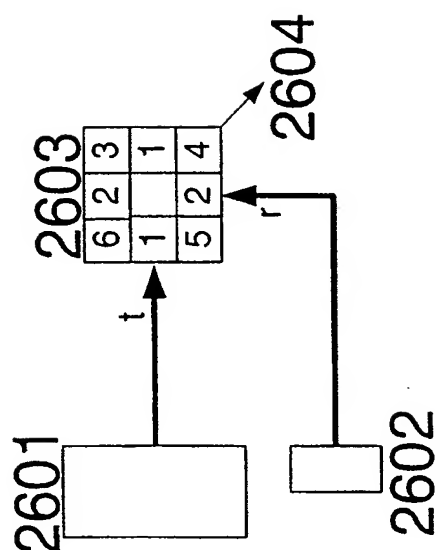


Fig. 26

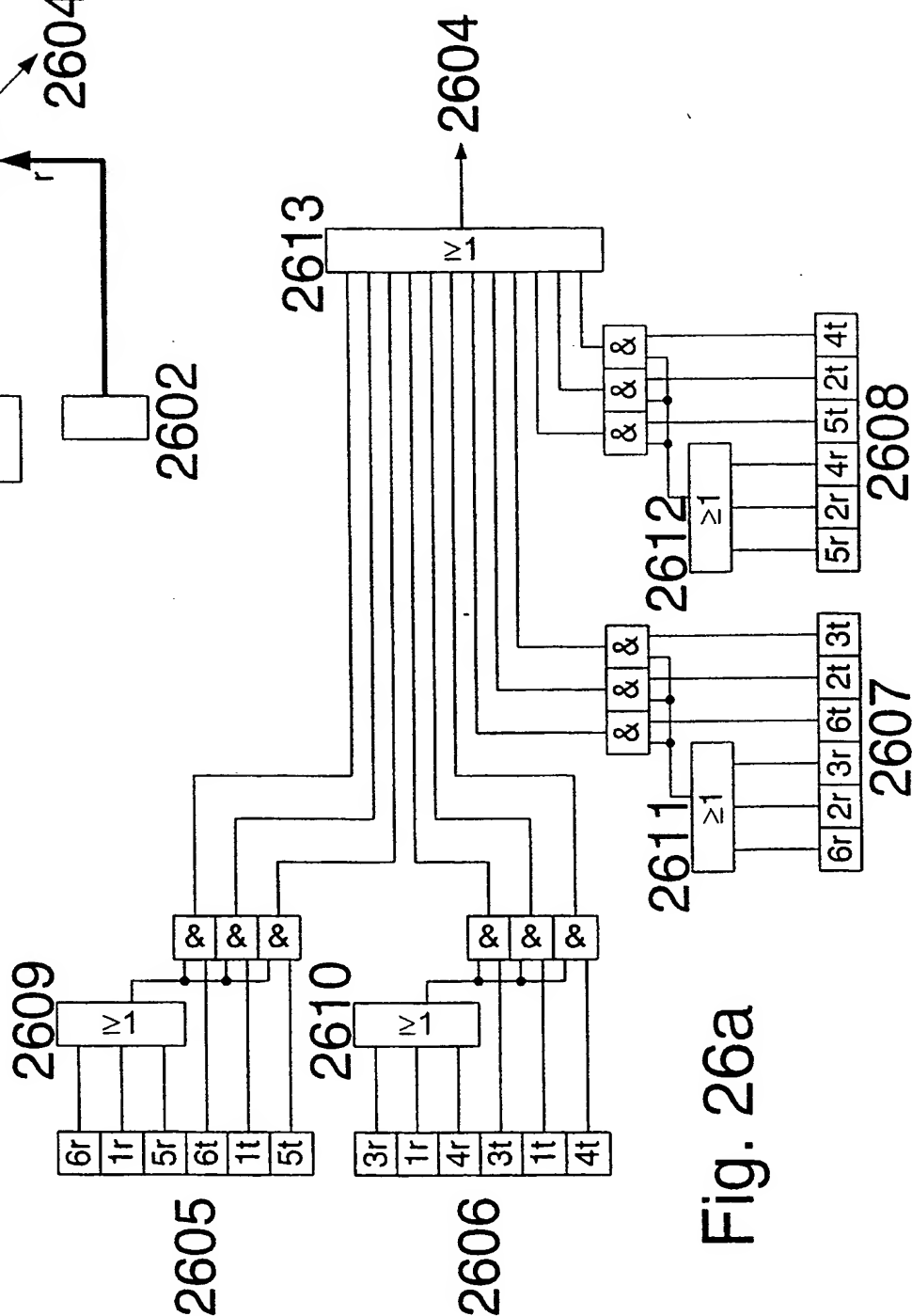


Fig. 26a

- 27 / 34 -

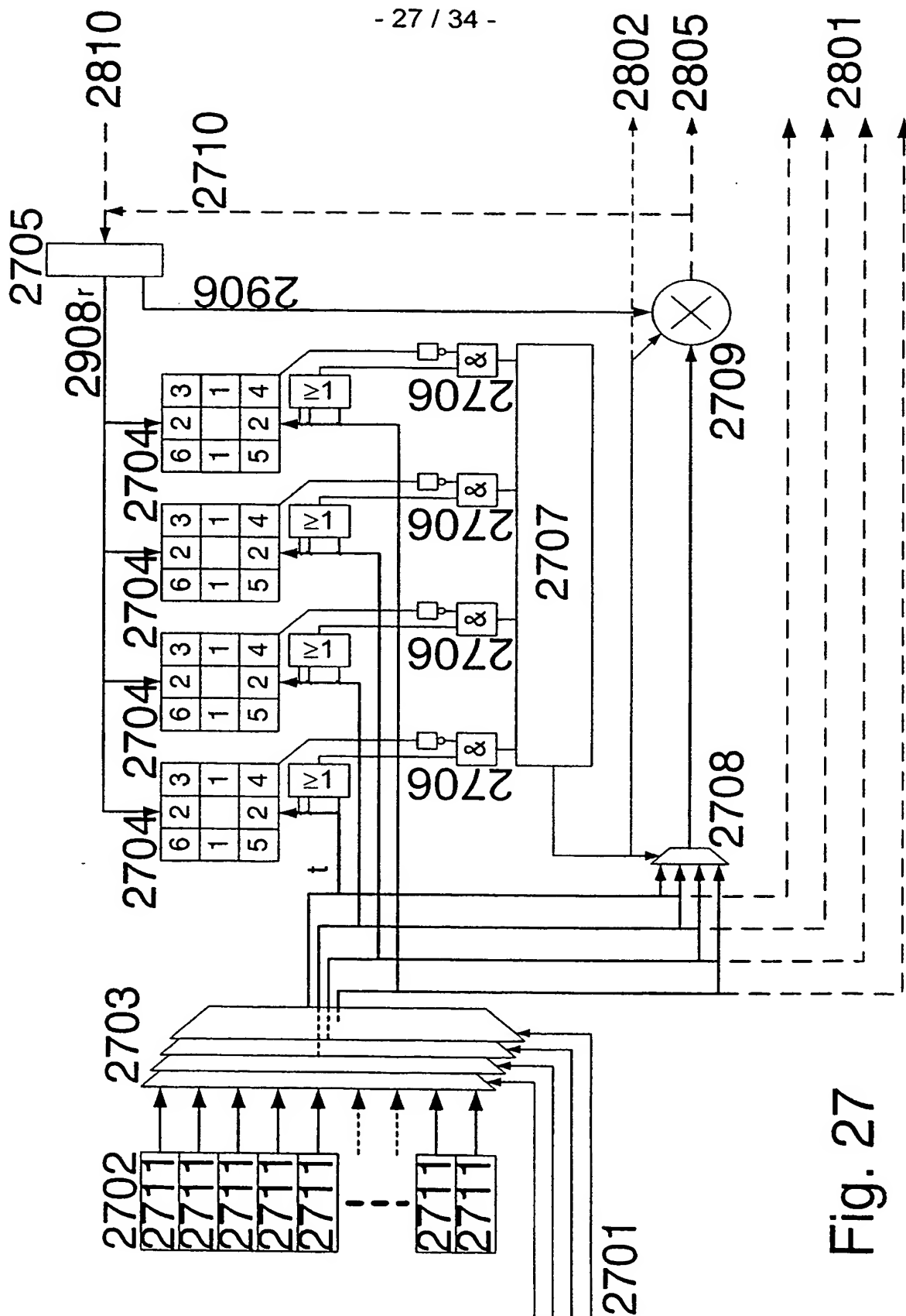


Fig. 27

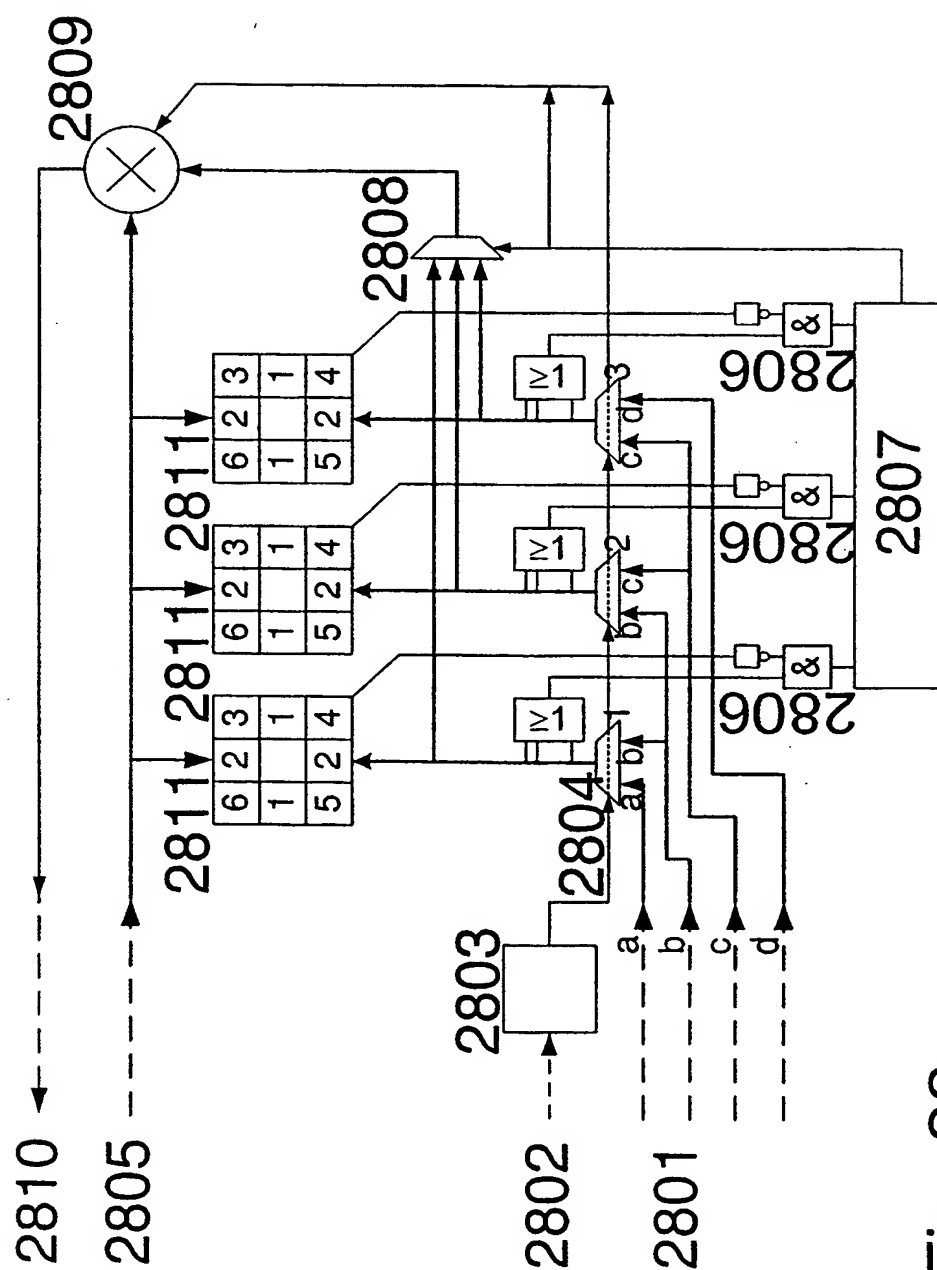


Fig. 28

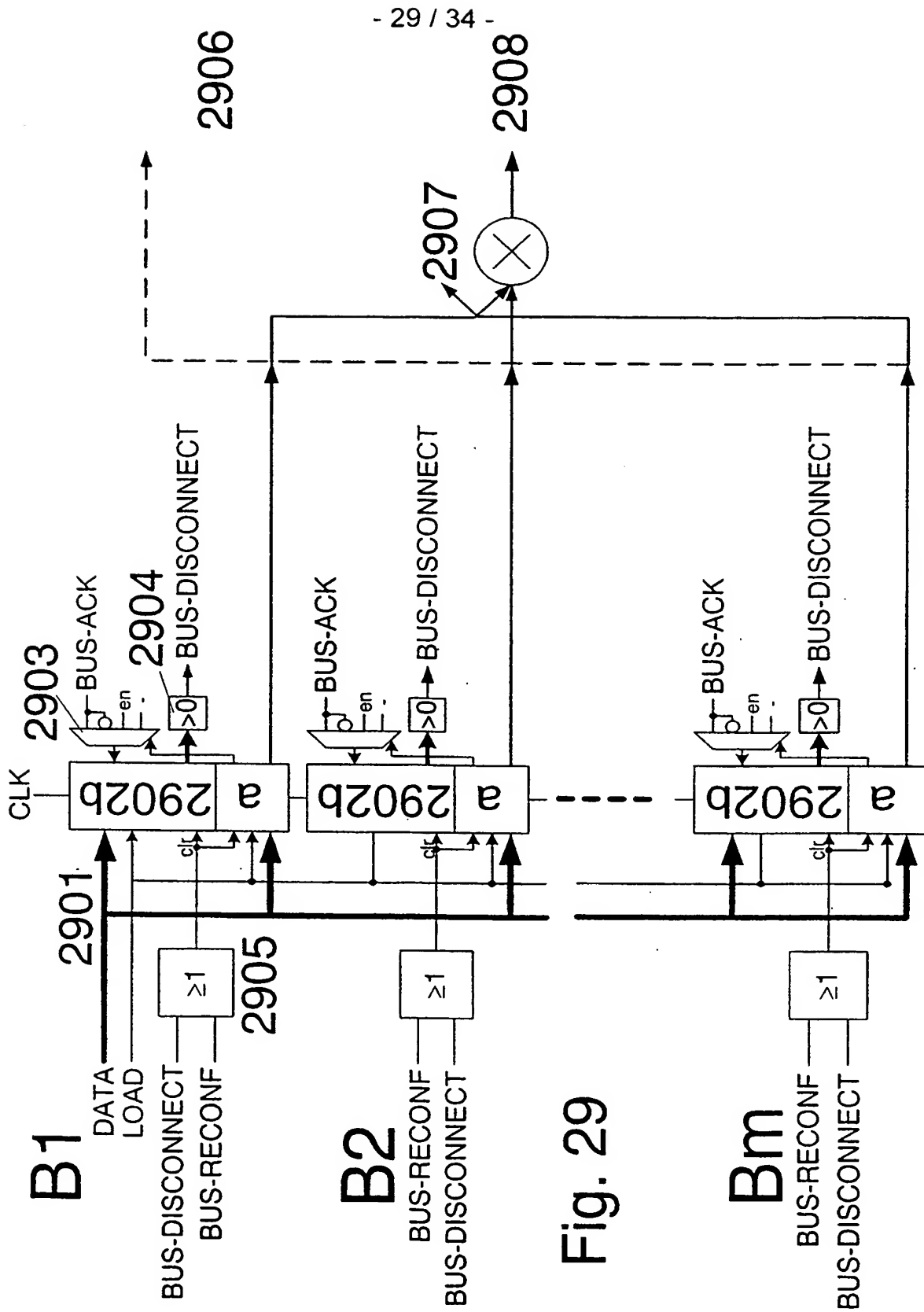
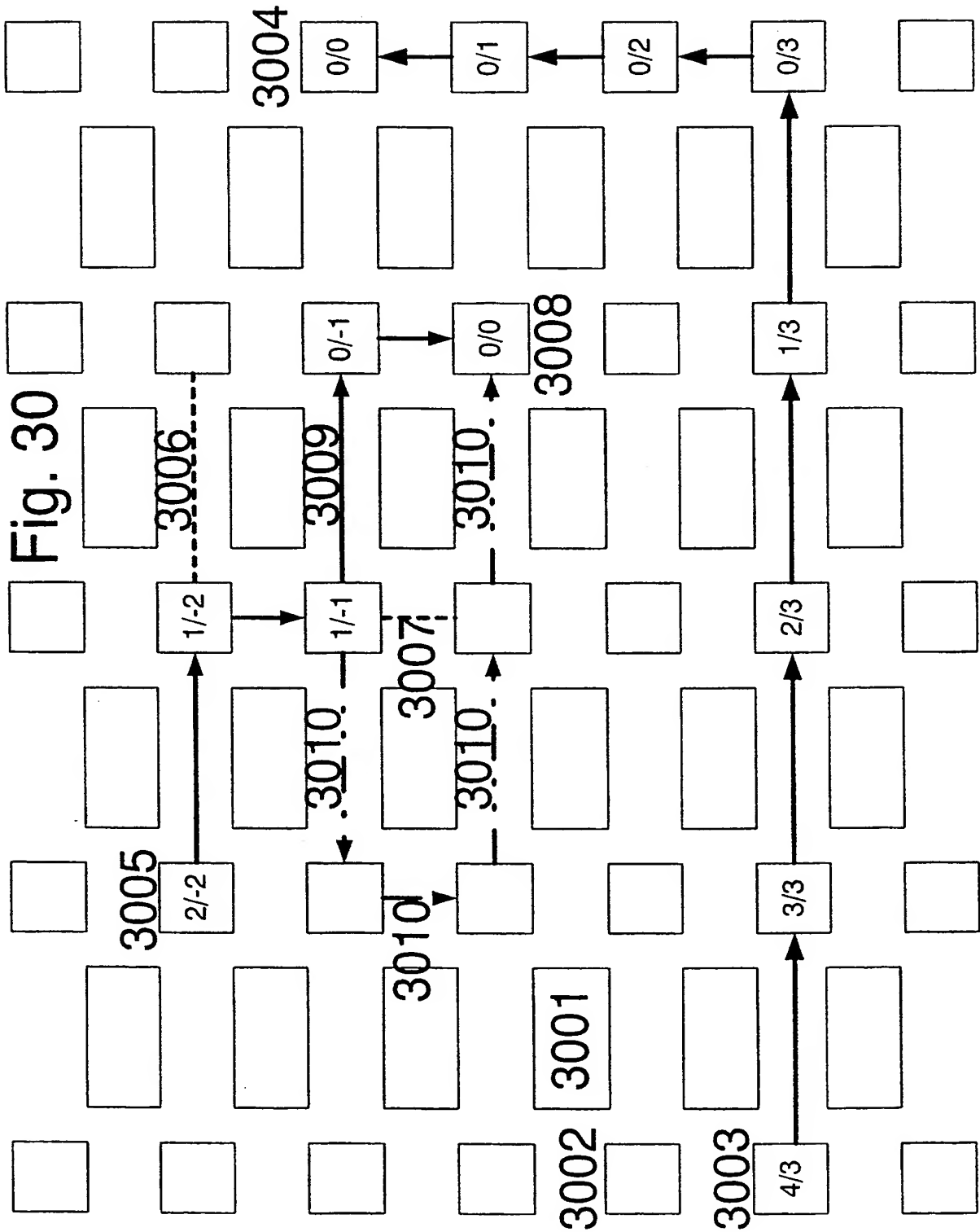
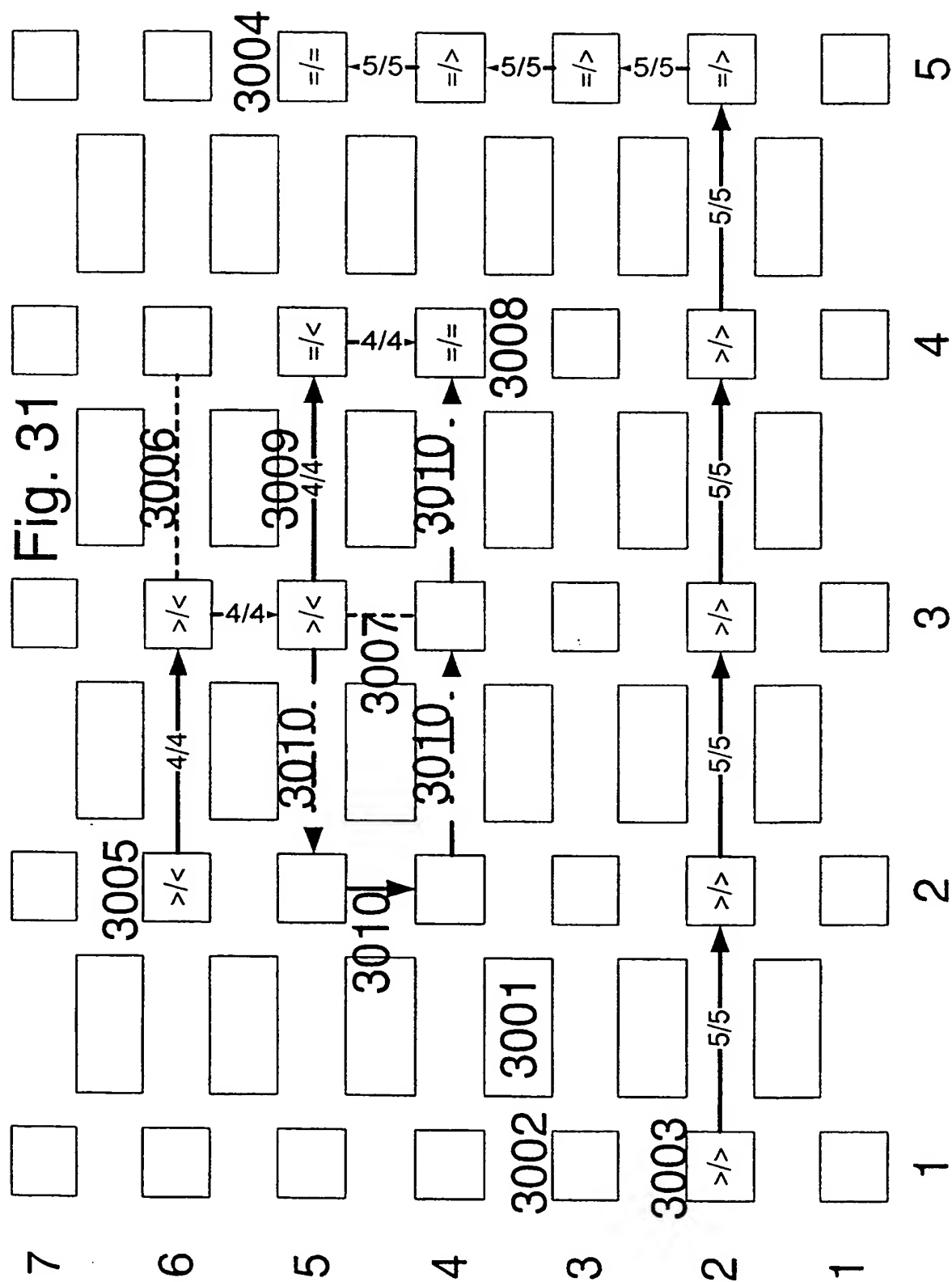


Fig. 29

- 30 / 34 -





- 32 / 34 -

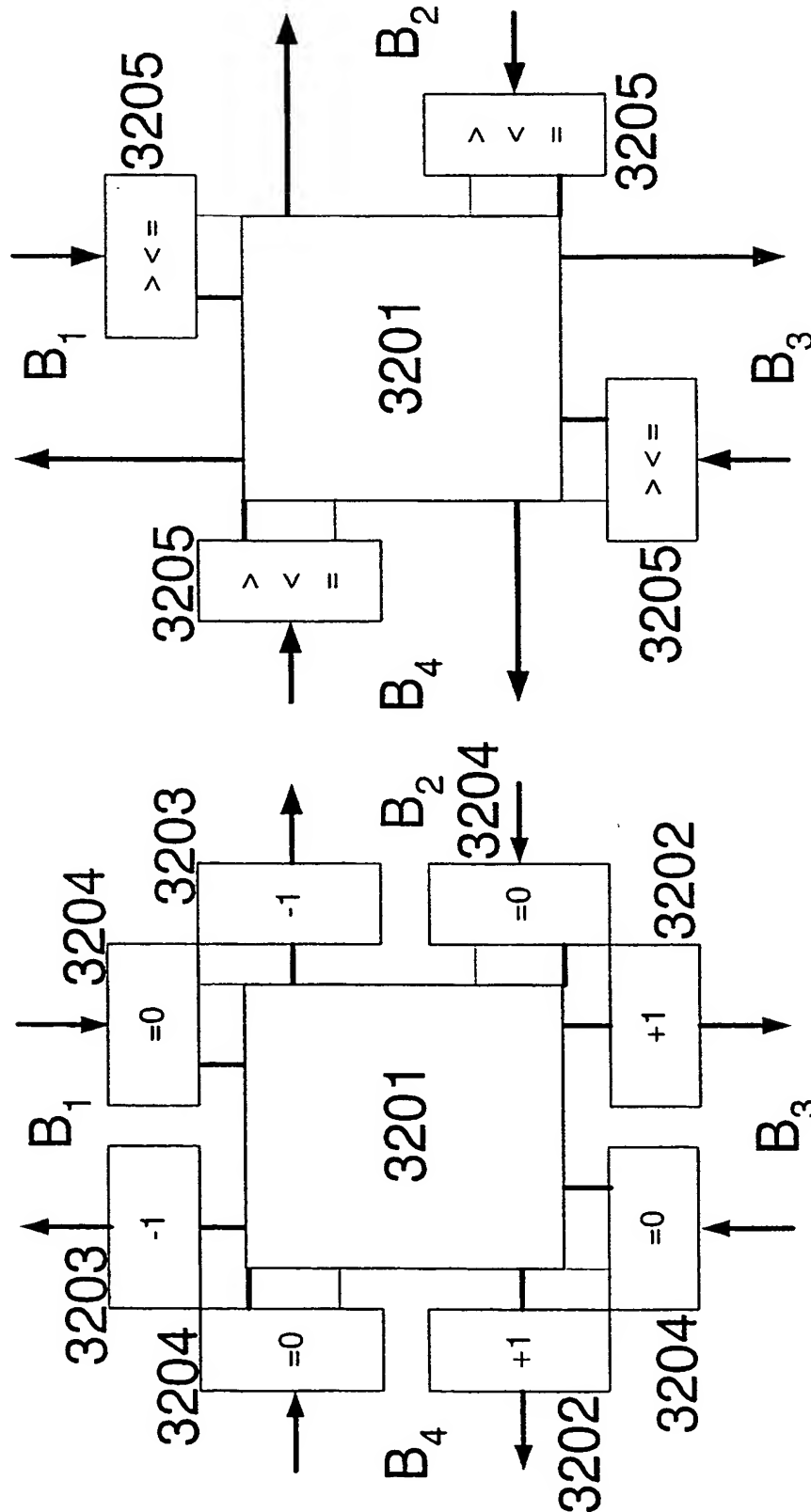
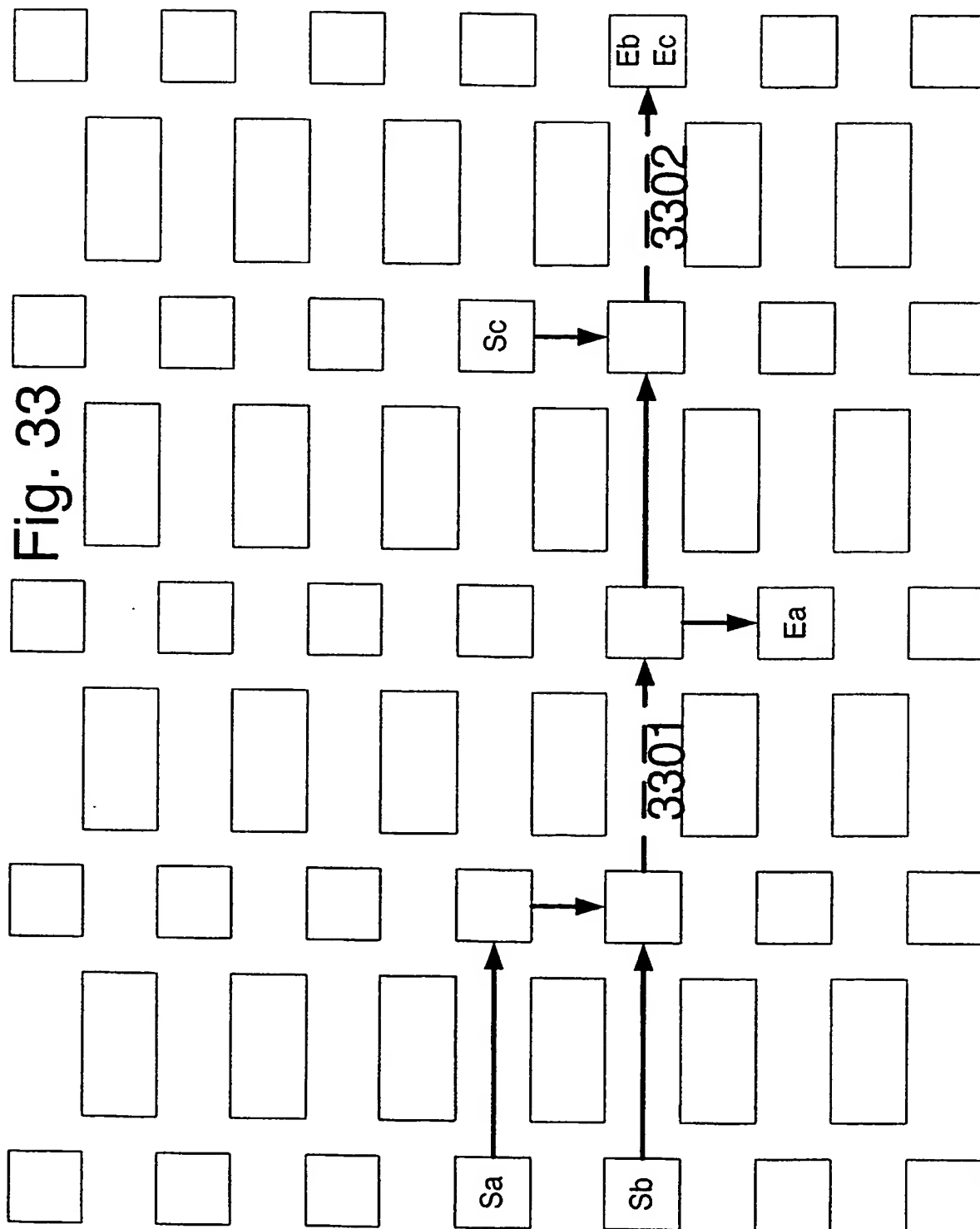
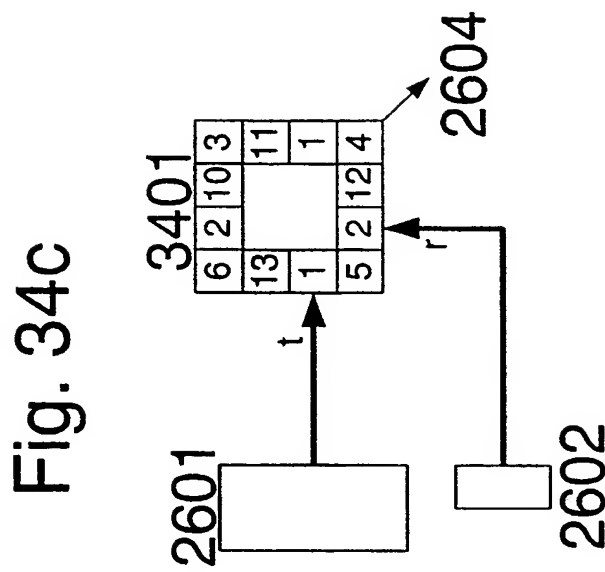
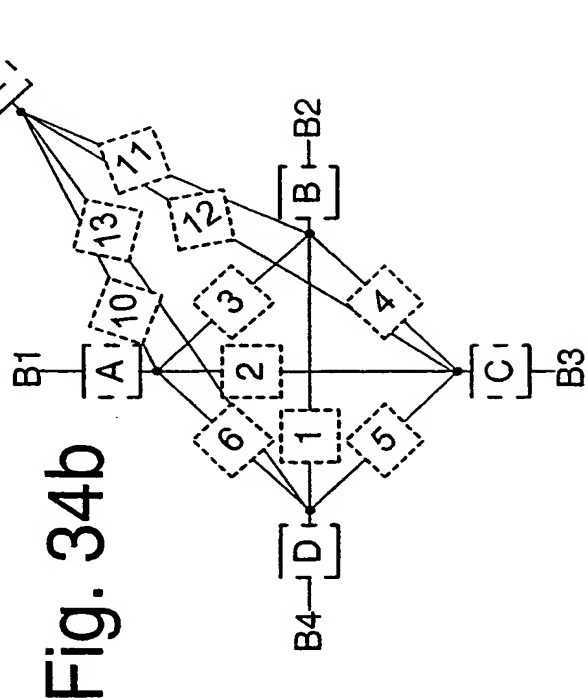
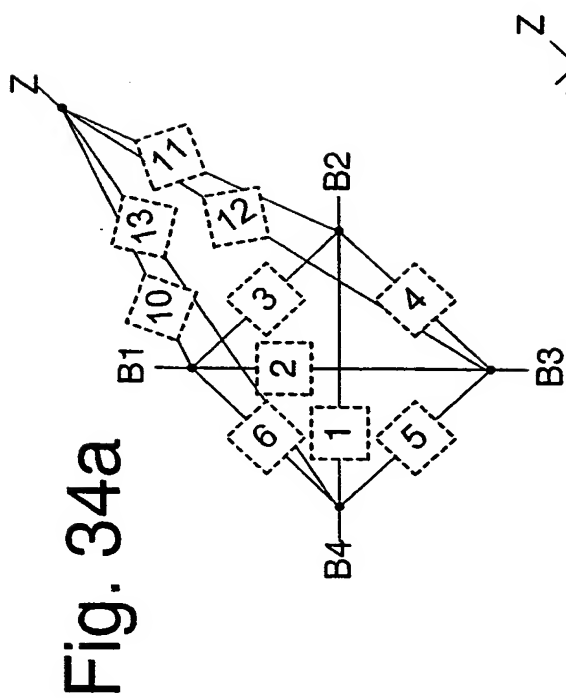


Fig. 32b

Fig. 32a

- 33 / 34 -





PCT

WELTORGANISATION FÜR GEISTIGES EIGENTUM
Internationales Büro



INTERNATIONALE ANMELDUNG VERÖFFENTLICHT NACH DEM VERTRAG ÜBER DIE
INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT)

(51) Internationale Patentklassifikation ⁶ : G06F 15/78, H03K 19/177, G06F 15/16		A3	(11) Internationale Veröffentlichungsnummer: WO 98/35294
		(43) Internationales Veröffentlichungsdatum:	13. August 1998 (13.08.98)
(21) Internationales Aktenzeichen: PCT/DE98/00456 (22) Internationales Anmeldedatum: 11. Februar 1998 (11.02.98) (30) Prioritätsdaten: 197 04 742.4 11. Februar 1997 (11.02.97) DE (71) Anmelder (für alle Bestimmungsstaaten ausser US): PACT INFORMATIONSTECHNOLOGIE GMBH [DE/DE]; Thelemannstrasse 15, D-81545 München (DE). (72) Erfinder; und (75) Erfinder/Anmelder (nur für US): VORBACH, Martin [DE/DE]; Hagebuttenweg 36, D-76149 Karlsruhe (DE). MÜNCH, Robert [DE/DE]; Hagebuttenweg 36, D-76149 Karlsruhe (DE). (74) Anwalt: ZAHN, Roland; Im Speitel 102, D-76229 Karlsruhe (DE).		(81) Bestimmungsstaaten: AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, CA, CH, CN, CU, CZ, DE, DK, EE, ES, FI, GB, GE, GH, GM, GW, HU, ID, IL, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MD, MG, MK, MN, MW, MX, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, UA, UG, US, UZ, VN, YU, ZW, ARIPO Patent (GH, GM, KE, LS, MW, SD, SZ, UG, ZW), eurasisches Patent (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), europäisches Patent (AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), OAPI Patent (BF, BJ, CF, CG, CI, CM, GA, GN, ML, MR, NE, SN, TD, TG). Veröffentlicht <i>Mit internationalem Recherchenbericht.</i> <i>Vor Ablauf der für Änderungen der Ansprüche zugelassenen Frist. Veröffentlichung wird wiederholt falls Änderungen eintreffen.</i> (88) Veröffentlichungsdatum des internationalen Recherchenberichts: 22. Oktober 1998 (22.10.98)	

(54) Title: INTERNAL BUS SYSTEM FOR DFPS, BUILDING BLOCKS WITH TWO DIMENSIONAL OR MULTIDIMENSIONAL PROGRAMMABLE CELL STRUCTURES TO HANDLE LARGE AMOUNTS OF DATA INVOLVING HIGH NETWORKING REQUIREMENTS

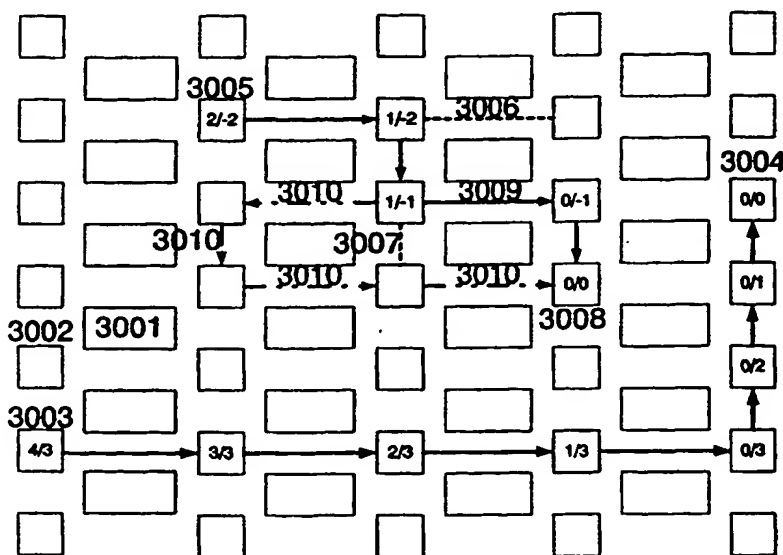
(54) Bezeichnung: INTERNES BUSSYSTEM FÜR DFPS, SOWIE BAUSTEINE MIT ZWEI- ODER MEHRDIMENSIONALEN PROGRAMMIERBAREN ZELLSTRUKTUREN, ZUR BEWÄLTIGUNG GROSSER DATENMENGEN MIT HOHEM VERNETZUNGS-AUFWAND

(57) Abstract

The invention relates to a bus system for DFPS DE 16 88 A1 and to building blocks with two dimensional or multidimensional programmable cell structures (of type FPGA, DPGA or the like), characterized in that a) the bus system comprises a plurality of electrically independent bus segments disconnected by nodes, b) the nodes actively connect or disconnect bus segments, whereby b1) several bus segments are joined and connected by gates to a bus bar located inside the node or b2) connection occurs directly via circuitry elements, drivers and/or registers, c) each node has a routing table where information on the structure of the connection is stored, d) each node has a monitoring unit, which verifies independently if a connection can be established or not.

(57) Zusammenfassung

Ein Bussystem für DFPS gemäß DE 44 16 881 A1, sowie Bausteine mit zwei- oder mehrdimensionaler programmierbarer Zellstruktur (der Gattungen FPGA, DPGA, o.dgl.) ist dadurch gekennzeichnet, daß a) das Bussystem aus einer Vielzahl voneinander elektrisch unabhängiger Bussegmente besteht, die über Knoten getrennt sind, b) die Knoten Bussegmente aktiv zusammenfügen oder trennen, wobei b1) entweder zum Zusammenfügen mehrere Bussegmente über Tore auf eine, sich innerhalb des Knoten befindende Sammelschienen zusammengeschaltet werden, oder b2) die Zusammenfügung direkt über Schaltelemente, Treiber und/oder Register erfolgt, c) jeder Knoten eine Routingtabelle besitzt, in der die Informationen über den Aufbau der Verbindungen gespeichert sind, d) jeder Knoten eine Überwachungseinheit besitzt, die selbständig prüft, ob eine Verbindung aufgebaut werden kann oder nicht.



LEDIGLICH ZUR INFORMATION

Codes zur Identifizierung von PCT-Vertragsstaaten auf den Kopfbögen der Schriften, die internationale Anmeldungen gemäss dem PCT veröffentlichen.

AL	Albanien	ES	Spanien	LS	Lesotho	SI	Slowenien
AM	Armenien	FI	Finnland	LT	Litauen	SK	Slowakei
AT	Österreich	FR	Frankreich	LU	Luxemburg	SN	Senegal
AU	Australien	GA	Gabun	LV	Lettland	SZ	Swasiland
AZ	Aserbaidschan	GB	Vereinigtes Königreich	MC	Monaco	TD	Tschad
BA	Bosnien-Herzegowina	GE	Georgien	MD	Republik Moldau	TG	Togo
BB	Barbados	GH	Ghana	MG	Madagaskar	TJ	Tadschikistan
BE	Belgien	GN	Guinea	MK	Die ehemalige jugoslawische Republik Mazedonien	TM	Turkmenistan
BF	Burkina Faso	GR	Griechenland			TR	Türkei
BG	Bulgarien	HU	Ungarn	ML	Mali	TT	Trinidad und Tobago
BJ	Benin	IE	Irland	MN	Mongolei	UA	Ukraine
BR	Brasilien	IL	Israel	MR	Mauretanien	UG	Uganda
BY	Belarus	IS	Island	MW	Malawi	US	Vereinigte Staaten von Amerika
CA	Kanada	IT	Italien	MX	Mexiko		
CF	Zentralafrikanische Republik	JP	Japan	NE	Niger	UZ	Usbekistan
CG	Kongo	KE	Kenia	NL	Niederlande	VN	Vietnam
CH	Schweiz	KG	Kirgisistan	NO	Norwegen	YU	Jugoslawien
CI	Côte d'Ivoire	KP	Demokratische Volksrepublik Korea	NZ	Neuseeland	ZW	Zimbabwe
CM	Kamerun			PL	Polen		
CN	China	KR	Republik Korea	PT	Portugal		
CU	Kuba	KZ	Kasachstan	RO	Rumänien		
CZ	Tschechische Republik	LC	St. Lucia	RU	Russische Föderation		
DE	Deutschland	LI	Liechtenstein	SD	Sudan		
DK	Dänemark	LK	Sri Lanka	SE	Schweden		
EE	Estland	LR	Liberia	SG	Singapur		

INTERNATIONAL SEARCH REPORT

International Application No

PCT/DE 98/00456

A. CLASSIFICATION OF SUBJECT MATTER

IPC 6 G06F15/78 H03K19/177 G06F15/16

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC 6 G06F H03K

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	DE 44 16 881 A (VORBACH MARTIN) 17 November 1994 cited in the application see abstract; figures 9,10 see column 8, line 50 - column 9, line 33 ---	1, 14
A	US 5 208 491 A (EBELING WILLIAM H C ET AL) 4 May 1993 see column 2, line 19 - column 3, line 28 ---	1, 14
A	US 5 021 947 A (CAMPBELL MICHAEL J ET AL) 4 June 1991 see abstract ---	1, 14
A	US 5 521 837 A (FRANKLE JON A ET AL) 28 May 1996 see column 1, line 65 - column 2, line 53 ---	1, 14
	-/--	

☒ Further documents are listed in the continuation of box C.

☒ Patent family members are listed in annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.

"3" document member of the same patent family

Date of the actual completion of the international search

26 August 1998

Date of mailing of the international search report

03/09/1998

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040. Tx. 31 651 epo nl,
Fax: (+31-70) 340-3016

Authorized officer

Blaas, D-L

INTERNATIONAL SEARCH REPORT

International Application No

PCT/DE 98/00456

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	EP 0 221 360 A (IBM) 13 May 1987 see page 2, line 35 - page 3, line 48 ---	1, 14
A	US 5 247 689 A (EWERT ALFRED P) 21 September 1993 see abstract -----	1, 14

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/DE 98/00456

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
DE 4416881 A	17-11-1994	NONE	
US 5208491 A	04-05-1993	US 5367209 A	22-11-1994
US 5021947 A	04-06-1991	EP 0261173 A	30-03-1988
		JP 63503099 T	10-11-1988
		WO 8706034 A	08-10-1987
US 5521837 A	28-05-1996	EP 0643855 A	22-03-1995
		JP 7507409 T	10-08-1995
		WO 9324895 A	09-12-1993
EP 0221360 A	13-05-1987	DE 3687400 A	11-02-1993
		JP 1763603 C	28-05-1993
		JP 4050780 B	17-08-1992
		JP 62109451 A	20-05-1987
		US 4825206 A	25-04-1989
US 5247689 A	21-09-1993	US 4901224 A	13-02-1990

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/DE 98/00456

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES
IPK 6 G06F15/78 H03K19/177 G06F15/16

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)

IPK 6 G06F H03K

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	DE 44 16 881 A (VORBACH MARTIN) 17. November 1994 in der Anmeldung erwähnt siehe Zusammenfassung; Abbildungen 9,10 siehe Spalte 8, Zeile 50 - Spalte 9, Zeile 33 ---	1,14
A	US 5 208 491 A (EBELING WILLIAM H C ET AL) 4. Mai 1993 siehe Spalte 2, Zeile 19 - Spalte 3, Zeile 28 ---	1,14
A	US 5 021 947 A (CAMPBELL MICHAEL J ET AL) 4. Juni 1991 siehe Zusammenfassung ---	1,14
	--- -/--	



Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen



Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

"E" älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

26. August 1998

Absendedatum des internationalen Recherchenberichts

03/09/1998

Name und Postanschrift der Internationalen Recherchenbehörde
Europäisches Patentamt, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Blaas, D-L

INTERNATIONALER RECHERCHENBERICHT

Inti. Sonales Aktenzeichen

PCT/DE 98/00456

C.(Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	US 5 521 837 A (FRANKLE JON A ET AL) 28. Mai 1996 siehe Spalte 1, Zeile 65 - Spalte 2, Zeile 53	1,14
A	EP 0 221 360 A (IBM) 13. Mai 1987 siehe Seite 2, Zeile 35 - Seite 3, Zeile 48	1,14
A	US 5 247 689 A (EWERT ALFRED P) 21. September 1993 siehe Zusammenfassung	1,14

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/DE 98/00456

Im Recherchenbericht angeführtes Patentdokument		Datum der Veröffentlichung	Mitglied(er) der Patentfamilie		Datum der Veröffentlichung
DE 4416881	A	17-11-1994	KEINE		
US 5208491	A	04-05-1993	US	5367209 A	22-11-1994
US 5021947	A	04-06-1991	EP	0261173 A	30-03-1988
			JP	63503099 T	10-11-1988
			WO	8706034 A	08-10-1987
US 5521837	A	28-05-1996	EP	0643855 A	22-03-1995
			JP	7507409 T	10-08-1995
			WO	9324895 A	09-12-1993
EP 0221360	A	13-05-1987	DE	3687400 A	11-02-1993
			JP	1763603 C	28-05-1993
			JP	4050780 B	17-08-1992
			JP	62109451 A	20-05-1987
			US	4825206 A	25-04-1989
US 5247689	A	21-09-1993	US	4901224 A	13-02-1990